

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-186251

(43)Date of publication of application : 28.06.2002

(51)Int.Cl.

H02M 3/155

H02M 7/48

(21)Application number : 2001-380446

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 17.12.1993

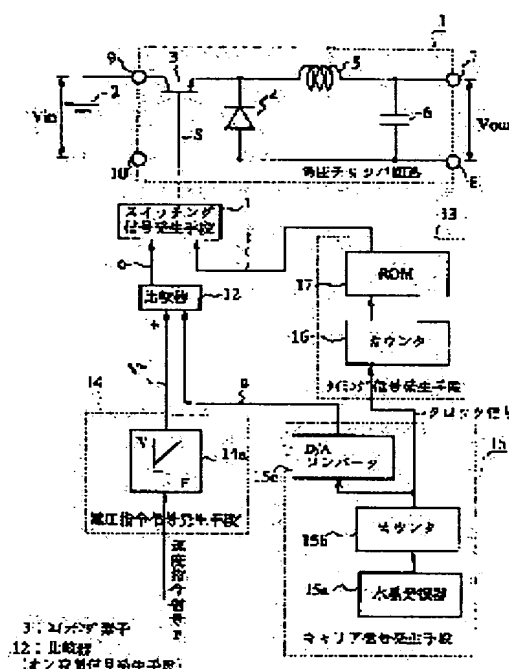
(72)Inventor : HATANAKA KEITA
KOYAMA MASATO

(54) CONTROLLER FOR POWER CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To solve a problem that ripples increase in a primary current being fed to an AC motor to cause increase in the torque ripple or harmonic loss of the AC motor.

SOLUTION: Depending on a signal proportional to the on time within a period of the carrier signal of a switching element, and a timing signal for time varying any one of on timing or off timing of the switching element every a plurality of periods of the carrier signal, a switching signal for driving the switching element is outputted from a switching signal generating means.



LEGAL STATUS

[Date of request for examination] 13.12.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3409039

[Date of registration] 14.03.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

AT 7Y

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-186251

(P2002-186251A)

(43) 公開日 平成14年6月28日 (2002.6.28)

(51) Int.Cl.⁷

H 0 2 M 3/155
7/48

識別記号

F I

H 0 2 M 3/155
7/48

テマコード (参考)

P 5 H 0 0 7
J 5 H 7 3 0
W

審査請求 有 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願2001-380446 (P2001-380446)
(62) 分割の表示 特願平5-318522の分割
(22) 出願日 平成5年12月17日 (1993. 12. 17)

(71) 出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72) 発明者 畠中 啓太
兵庫県尼崎市塚口本町8丁目1番1号 三
菱電機株式会社産業システム研究所内
(72) 発明者 小山 正人
兵庫県尼崎市塚口本町8丁目1番1号 三
菱電機株式会社産業システム研究所内
(74) 代理人 100066474
弁理士 田澤 博昭 (外1名)

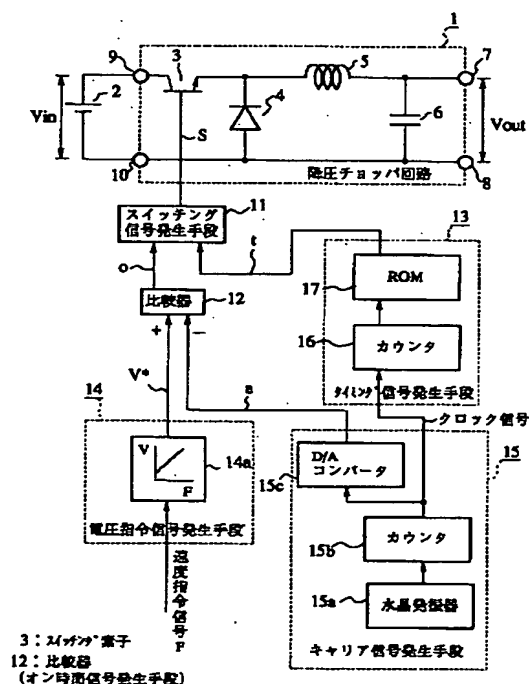
最終頁に続く

(54) 【発明の名称】 電力変換装置の制御装置

(57) 【要約】

【課題】 交流電動機に供給される一次電流のリプルが増加し、交流電動機のトルクリプルや高調波損失が増加するという課題があった。

【解決手段】 スイッチング素子のキャリア信号の周期内でのオン時間に比例した信号と、上記スイッチング素子のオンタイミングまたはオフタイミングのいずれか一方を上記キャリア信号の複数周期毎に時間的に変化させるタイミング信号に応じて、スイッチング信号発生手段から上記スイッチング素子を駆動するスイッチング信号を出力するように構成したものである。



【特許請求の範囲】

【請求項1】 パルス幅変調制御により出力電圧を制御する電力変換装置において、電圧指令信号を出力する電圧指令信号発生手段と、キャリア信号を出力するキャリア信号発生手段と、前記電圧指令信号と前記キャリア信号とを入力し、前記出力電圧を得るスイッチング素子の前記キャリア信号の1周期内でのオン時間を、前記出力電圧の前記キャリア信号の1周期内における平均値が前記電圧指令信号と一致するように求め、前記オン時間に比例した信号を発生するオン時間信号発生手段と、前記

スイッチング素子のオンタイミングまたはオフタイミングのいずれか一方を前記キャリア信号の複数周期毎に時間的に変化させるタイミング信号を発生するタイミング信号発生手段と、前記オン時間信号と前記タイミング信号とに応じて前記スイッチング素子を駆動するスイッチング信号を出力するスイッチング信号発生手段とを備えたことを特徴とする電力変換装置の制御装置。

【請求項2】 パルス幅変調制御により出力電圧を制御する電力変換装置において、電圧指令信号を出力する電圧指令信号発生手段と、キャリア信号を出力するキャリア信号発生手段と、前記電圧指令信号を入力し、振幅の差が該電圧指令信号に比例した第1および第2の制御信号を演算し該第1および第2の制御信号の振幅を振幅の差を変えずに前記キャリア信号の振幅を超えない範囲で該キャリア信号の複数周期毎に時間的に変化させる制御信号演算手段と、前記キャリア信号の振幅と前記第1の制御信号との振幅の比例から得られるパルス信号と前記キャリア信号の振幅と前記第2の制御信号との振幅の比較から得られるパルス信号との差に応じて、前記出力電圧を得るスイッチング素子を駆動するスイッチング信号を出力するスイッチング信号発生手段とを備えたことを

特徴とする電力変換装置の制御装置。

【請求項3】 直流電源の正極と負極との間に、第1および第2のスイッチング素子を直列接続するとともに、前記第1と第2のスイッチング素子の接続点をインバータの出力端子とするインバータを3相分設けた電力変換装置において、キャリア信号を出力するキャリア信号発生手段と、各相のスイッチング素子の状態に対応して定まる電圧ベクトルの互いに隣接する3つの頂点を結んで形成される領域毎に、当該領域の1つの頂点を形成する2つの零電圧ベクトルと残りの頂点をそれぞれ形成する2つの電圧ベクトルを予め選択するとともにこれら電圧ベクトルを前記キャリア信号の1周期内で出力する順序を予め決定し、これら電圧ベクトルおよびその出力順序を記憶する電圧ベクトル選択手段と、電圧指令信号をベクトルの形態で出力する電圧指令信号発生手段と、前記電圧指令信号を入力し前記キャリア信号の周期毎に該電圧指令信号が位置する領域を判定する領域判定手段と、前記インバータの出力電圧の前記キャリア信号の1周期間における平均値が前記電圧指令信号に一致するように

前記領域判定手段で判定された領域で選択された前記2つの零電圧ベクトルの和の動作時間と他の2つの電圧ベクトルの動作時間の前記キャリア信号の1周期内における配分を決定する動作時間決定手段と、前記2つの零電圧ベクトルの動作時間の配分を前記キャリア信号の複数周期毎に時間的に変化させる動作時間変化手段と、各電圧ベクトル毎の動作時間から前記各相のスイッチング素子を駆動するスイッチング信号を出力するスイッチング信号発生手段とを備えたことを特徴とする電力変換装置の制御装置。

【請求項4】 周波数が時間的に変化する可変周波数のキャリア信号を出力するキャリア信号発生手段を備えたことを特徴とする請求項1から請求項3のうちのいずれか1項記載の電力変換装置の制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明はパルス幅変調制御（PWM制御）により出力電圧が制御されるチョッパやインバータなどの電力変換装置の制御装置に関するものである。

【0002】

【従来の技術】 図15は例えば特公平3-79959号公報に示された従来の電力変換装置としてのPWMインバータを示す構成図であり、図15において、51は三相交流電源59の出力側に接続した整流回路、52は整流回路51からの直流を交流に変換して負荷としての交流電動機57に供給するPWMインバータなどの電力変換装置であり、例えばトランジスタやGTOサイリスタなどの自己消弧型スイッチング素子を用いて構成されている。

【0003】 61は搬送波（キャリア）制御回路53の出力とキャリア中心周波数設定回路60の出力を加算する加算器、54は加算器61の出力側に接続したキャリア信号発生回路、55はキャリア信号発生回路54の出力と出力電圧パターン発生回路56の出力を比較してPWM信号を出力する比較器、58は上記PWM信号を増幅して上記PWMインバータ52に供給するゲート回路である。

【0004】 次に動作について説明する。整流ブリッジ51は三相交流電源59からの交流を直流に変換し電力変換装置52に供給する。キャリア制御回路53はキャリア信号の周波数を周期的に変化させる正弦波や三角波等のパターン信号を出力し、またキャリア中心周波数設定回路60はキャリア信号の中心周波数を設定するための一定信号（直流信号）を出力する。つづいて、これらのパターン信号と中心周波数設定信号を加算器61によって加算され、キャリア周波数指令信号としてキャリア信号発生回路54に入力される。

【0005】 上記キャリア信号発生回路54は、このキャリア周波数指令信号の振幅に周波数が比例したキャリア

ア信号を発生する。すると、比較器55は、このキャリア信号の振幅と出力電圧パターン発生回路56から出力された制御信号の振幅とを比較し、その比較結果をパルス幅変調制御で決定されたパルス幅のPWM信号としてゲート回路58に出力する。つづいて、ゲート回路58は、PWM信号を増幅して電力変換装置52を制御する。

【0006】以上のようなPWM制御動作によって、電力変換装置52は出力電圧パターン発生回路56の出力信号に比例した交流電圧を出力し、交流電動機57を駆動する。ここで、キャリア制御回路53はキャリア信号発生回路54から出力されるキャリア信号の周波数を時間的に変化させる。従って、PWMインバータ52の出力電圧に含まれる高調波成分はその周波数が時間的に変化し、同一周波数の高調波が連続して交流電動機57に印加されることがなくなる。その結果、交流電動機57の発生する磁気音は、キャリア周波数、つまりPWM信号の周波数を時間的に変化させることにより、周波数分布が分散分布するようになる。このため、磁気音のピークレベルが減少し磁気音を低減できる。

【0007】

【発明が解決しようとする課題】従来の電力変換装置は以上のように構成されているので、磁気音の低減効果を上げるために、キャリア周波数を大幅に変化させようとすると、このキャリア周波数に比例して電力変換装置を構成するスイッチング素子のスイッチング損失が増大する。このため、キャリア周波数が高い領域において、スイッチング損失による発熱という問題点があった。

【0008】また、現在ではPWM制御を行うためにマイクロコンピュータを利用することが多いが、この場合は通常、キャリア周波数に同期してPWM制御が行われる。このキャリア周波数を時間的に変化させると、キャリア周波数が高くなる領域ではキャリア周期、すなわちPWM制御の演算周期が短くなるため、演算時間が不足するという問題点があった。

【0009】一方、キャリア周波数が低い領域では、演算時間の問題は生じないが、PWM制御の演算周期が長くなるため、電圧指令の更新周期が長くなる。その結果、交流電動機に供給される一次電流のリプルが増加し、ひいては交流電動機のトルクリプルや高調波損失が増加を引き起こすという問題点があった。

【0010】この発明は上記のような従来の問題点を解消するためになされたもので、ハードウェア制御に適し、高調波成分に起因する磁気音を低減することのできる電力変換装置の制御装置を提供することを目的とする。

【0011】また、この発明は、ソフトウェア制御に適し、前記の発明と同様に磁気音を低減することのできる電力変換装置の制御装置を提供することを目的とする。

【0012】また、この発明は、3相インバータのソフ

トウェア制御に適し、前記の各発明と同様に磁気音を低減することができる電力変換装置の制御装置を提供することを目的とする。

【0013】また、この発明は磁気音の低減を、前記の各発明に比べてより効率よく行うことのできる電力変換装置の制御装置を提供することを目的とする。

【0014】

【課題を解決するための手段】この発明に係る電力変換装置の制御装置は、電圧指令信号を出力する電圧指令信号発生手段と、キャリア信号を出力するキャリア信号発生手段と、前記電圧指令信号と前記キャリア信号とを入力し、前記出力電圧を得るスイッチング素子の前記キャリア信号の1周期内でのオン時間を、前記出力電圧の前記キャリア信号の1周期内における平均値が前記電圧指令信号と一致するように求め、前記オン時間に比例した信号を発生するオン時間信号発生手段と、前記スイッチング素子のオンタイミングまたはオフタイミングのいずれか一方を前記キャリア信号の複数周期毎に時間的に変化させるタイミング信号を発生するタイミング信号発生手段と、前記オン時間信号と前記タイミング信号とに応じて前記スイッチング素子を駆動するスイッチング信号を出力するスイッチング信号発生手段とを具備したものである。

【0015】この発明に係る電力変換装置の制御装置は、電圧指令信号を出力する電圧指令信号発生手段と、キャリア信号を出力するキャリア信号発生手段と、前記電圧指令信号を入力し、振幅の差が該電圧指令信号に比例した第1および第2の制御信号を演算し該第1および第2の制御信号の振幅を振幅の差を変えずに前記キャリア信号の振幅を超えない範囲で該キャリア信号の複数周期毎に時間的に変化させる制御信号演算手段と、前記キャリア信号の振幅と前記第1の制御信号との振幅の比例から得られるパルス信号と前記キャリア信号の振幅と前記第2の制御信号との振幅の比較から得られるパルス信号との差に応じて、前記出力電圧を得るスイッチング素子を駆動するスイッチング信号を出力するスイッチング信号発生手段とを具備したものである。

【0016】この発明に係る電力変換装置の制御装置は、キャリア信号を出力するキャリア信号発生手段と、各相のスイッチング素子の状態に対応して定まる電圧ベクトルの互いに隣接する3つの頂点を結んで形成される領域毎に、当該領域の1つの頂点を形成する2つの零電圧ベクトルと残りの頂点をそれぞれ形成する2つの電圧ベクトルを予め選択するとともにこれら電圧ベクトルを前記キャリア信号の1周期内で出力する順序を予め決定し、これら電圧ベクトルおよびその出力順序を記憶する電圧ベクトル選択手段と、電圧指令信号をベクトルの形態で出力する電圧指令信号発生手段と、前記電圧指令信号を入力し前記キャリア信号の周期毎に該電圧指令信号が位置する領域を判定する領域判定手段と、前記インバ

10

20

30

40

50

一タの出力電圧の前記キャリア信号の1周期間における平均値が前記電圧指令信号に一致するように前記領域判定手段で判定された領域で選択された前記2つの電圧ベクトルの和の動作時間と他の2つの電圧ベクトルの動作時間の前記キャリア信号の1周期内における配分を決定する動作時間決定手段と、前記2つの電圧ベクトルの動作時間の配分を前記キャリア信号の複数周期毎に時間的に変化させる動作時間変化手段と、各電圧ベクトル毎の動作時間から前記各相のスイッチング素子を駆動するスイッチング信号を出力するスイッチング信号発生手段とを具備したものである。

【0017】この発明に係る電力変換装置の制御装置は、周波数が時間的に変化する可変周波数のキャリア信号を出力するキャリア信号発生手段を具備したものである。

【0018】

【発明の実施の形態】実施の形態1. 以下、この発明の実施の形態を図について説明する。図1は請求項1の発明の実施の形態を示す回路図であり、図1において、1は降圧チョップ回路である。この降圧チョップ回路1は出力端子7、8の一方の端子8と入力端子9、10の一方の端子9との間にトランジスタなどのスイッチング素子3とリアクトル5を直列に接続し、上記出力端子7、8間にコンデンサ6を接続し、上記スイッチング素子3とリアクトル5の接続点にダイオード4のカソードを接続し該ダイオードのアノードを入力端子10に接続した構成であり、上記入力端子9、10間に直流電源2を接続し、上記出力端子7、8間にモータ等の負荷（図示せず）を接続している。従って、スイッチング素子3のオン、オフにより、出力電圧が負荷に供給される。

【0019】11はスイッチング素子3に接続したスイッチング信号発生手段であり、例えば遅延回路で構成されている。12と13はスイッチング信号発生手段11に接続した比較器とタイミング信号発生手段、14は比較器12に接続した電圧指令信号発生手段であり、例えばV/Fパターンを記憶したROM14aを有し、外部より与えられる速度指令信号Fに対応した電圧指令信号V*を出力する。15は比較器12とタイミング信号発生手段13に接続したキャリア信号発生手段であり、例えば水晶発振器15aと該水晶発振器の出力信号を計数

$$V_{out} = T_{on} / T \times V_{in}$$

の上記電圧指令信号V*に一致する出力電圧が得られる。

【0024】ここで、スイッチング信号発生手段11は比較器12から出力されるオン時間信号Oのオンタイミングを、タイミング信号発生手段13からのタイミング信号tで時間的に変化させるため、降圧チョップ回路1の出力電圧に含まれる高調波成分は、キャリア周波数が一定であっても時間的に変化するようになり、同一周波数の高調波が連続することがなくなる。

するカウンタ15bを有し、このカウンタ15bの出力信号を直接クロックと出力するとともにディジタル／アナログ(D/A)コンバータ15cを通してキャリア信号aとして出力する。

【0020】上記タイミング信号発生手段13はキャリア信号（のこぎり波）の立ち下がりに同期したクロックを入力し、このクロックの数をカウントするカウンタ16と、そのカウント数をアドレスとして入力すると、キャリア周期T内における上記スイッチング素子3のオンタイミングを遅れ時間Td分変化させるタイミング信号tを正弦波、三角波やランダム等のパターン信号で出力するROM17から構成されている。

【0021】次に、実施の形態1の動作について説明する。直流電源2は直流電圧を降圧チョップ回路1の入力端子9と10の間に印加する。キャリア信号発生手段15はキャリア周期Tのキャリア信号a（のこぎり波）とキャリア信号の立ち下がりに同期したクロック信号を出力する。電圧指令信号発生手段14は電圧指令信号V*を出力する。

【0022】比較器12はオン時間信号発生手段に相当し、キャリア信号発生手段15からキャリア周期Tのキャリア信号a（のこぎり波）を、電圧指令信号発生手段14から電圧指令信号V*を入力し、両者の振幅を比較して図2に示すように、電圧指令信号V*がキャリア信号aより大きいときはHighレベルを、小さいときはLowレベルの2値信号であるオン時間信号Oをスイッチング信号発生手段11に出力する。このオン時間信号Oは降圧チョップ回路1を構成するスイッチング素子3のキャリア周期T内でのオン時間Tonに比例した信号である。

【0023】スイッチング信号発生手段11は上記オン時間信号Oとタイミング信号発生手段13より出力されるタイミング信号tを入力し、図3に示すようにオン時間信号Oをタイミング信号tにより遅れ時間Td分だけ遅らせて、パルス幅変調制御で決定されたパルス幅を変えることなく、上記スイッチング素子3を駆動するスイッチング信号sを作成し上記スイッチング素子3に送出する。その結果、降圧チョップ回路1の出力端子7および8間には上記キャリア信号aの一周期T間の平均値として

$$V_{out} = T_{on} / T \times V_{in} (=V^*) \dots \dots (1)$$

【0025】実施の形態2. 図4は請求項2の発明の実施の形態を示す図であり、前記図1に示す実施の形態1と同一部分には同一符号を付して重複説明を省略する。図4において、スイッチング信号発生手段11は、スイッチング素子3に接続した排他的論理和手段21と、この排他的論理和手段21に接続した比較器19、20とで構成している。18は比較器19、20に接続した制御信号演算手段としてのマイクロコンピュータであり、このマイクロコンピュータ18には電圧指令信号発生手

段14、キャリア信号発生手段15が接続し、キャリア信号発生手段15は比較器19、20にも接続している。

【0026】上記電圧指令信号発生手段14はV/Fパターンを記憶したROM14aと該ROMからのアナログ信号をデジタル信号に変換するA/Dコンバータ14bとを有する。また、キャリア信号発生手段15は水晶発振器15aと該水晶発振器の出力信号を計数するカウンタ15bを有し、このカウンタ15bの出力信号を直接キャリア信号aとクロック信号として出力する。

【0027】次に、実施の形態2の動作について説明する。図4において直流電源2は直流電圧を降圧チョッパ回路1の入力端子9と10の間に印加する。電圧指令発生手段14は電圧指令信号V*を出力する。キャリア信号発生手段15はキャリア周期Tのキャリア信号a(の

$$T_{on} = V_{in} / V^*$$

$$T_{off} = T - T_{on}$$

【0030】次に、ステップST5-3ではキャリア信号発生手段15から出力されるキャリア信号a(のこぎり波)の立ち下がりに同期したクロック信号をカウントする。そして、ステップST5-4ではクロック信号のカウント数をアドレスとして、予め用意してあるテーブルからタイミング信号に相当する係数bを読み出す。このときテーブルに格納されている係数bは正弦波、三角

$$S1 = b \times T_{off}$$

$$S2 = S1 + T_{on}$$

【0031】ただし、上式の係数bは(0 ≤ b ≤ 1)と制限することにより第1および第2の制御信号の振幅が上記キャリア信号の振幅を超えないようにしている。ステップST5-6で、上記第1および第2の制御信号S1およびS2がマイクロコンピュータ18からスイッチング信号発生手段11に出力される。

【0032】つぎに、図6を用いてスイッチング信号発生手段11の動作について説明する。まず、上記第1および第2の制御信号S1およびS2とキャリア信号aをスイッチング信号発生手段11に入力し、比較器19、20で第1および第2の制御信号S1およびS2とキャリア信号aの振幅を比較して制御信号がキャリア信号より大きいときはHighレベルを、小さいときはLowレベルの2値信号P1、P2を出力し、この2値信号P1、P2の排他的論理和を排他的論理和手段21でとり、上記スイッチング素子3を駆動するスイッチング信号Pswを作成してスイッチング素子3に送出する。その結果、降圧チョッパ回路1の出力端子7および8の間には上記キャリア信号aの一周期T間の平均値として、前記(1)式により、上記電圧指令信号V*に一致する出力電圧が得られる。

【0033】ここで、スイッチング信号発生手段11は係数bの値を時間的に変化させることでスイッチング素子3のオンタイミングを時間的に変化させる為、降圧チ

こぎり波)とキャリア信号の立ち下がりに同期したクロック信号を出力する。

【0028】図5はマイクロコンピュータ18の内部で演算する処理の流れを示すフローチャートであり、キャリア信号発生手段15から出力されるクロック信号に同期して、同図に示すフローチャートの演算が行われ、パルス幅変調制御に必要な制御信号が出力される。

【0029】まず、ステップST5-1では降圧チョッパ回路1の入力電圧信号V_{in}と電圧指令信号V*をA/D変換器(図示しない)を通して取り込む。つづいて、ステップST5-2では電圧指令信号V*と入力電圧信号V_{in}よりキャリア周期をTとしたときの、上記スイッチング素子3のオン時間T_{on}とオフ時間T_{off}を(2)式により求める。

$$\dots\dots\dots (2)$$

波やランダム等のパターン信号になっている。ステップST5-5では上記オン時間T_{on}とオフ時間T_{off}および係数bより、(3)式のように第1および第2の制御信号S1とS2を演算する。なお、制御信号S1とS2は時間に対応する電圧値(のこぎり波の勾配を比例定数とする)である。

$$\dots\dots\dots (3)$$

ヨッパ回路1の出力電圧に含まれる高調波成分は、キャリア周波数が一定であっても時間的に変化するようになり、同一周波数の高調波が連続することがなくなる。

【0034】実施の形態3. 図7は請求項3の発明の実施の形態を示す図であり、図7において、46は3相のインバータ回路であり、このインバータ回路46は直流電源22の正極と負極との間にコンデンサ23を接続するとともに直列接続した一対のスイッチング素子24・25、27・28、30・31を上記コンデンサ23と並列に接続し、その各一対のスイッチング素子24、25、27・28、30・31の接続点を出力端子26、29、32とした構成である。

【0035】33は上記スイッチング素子24・25、27・28、30・31に接続したスイッチング信号発生手段にして、各相入力Pu、Pv、Pwを直接出力する直接出力部Pu、Pv、Pwと極性を反転して出力する極性反転出力部Pu'、Pv'、Pw'とを有する構成である。

【0036】34~36はスイッチング信号発生手段33に各相入力Pu、Pv、Pwを供給する排他的論理和手段、37・38、39・40、41・42は排他的論理和手段34、35、36に接続した比較器、43は比較器37~42に接続したマイクロコンピュータ、44はマイクロコンピュータ43に接続した電圧指令信号発

10

20

30

40

50

生手段であり、外部から与えられた速度指令信号Fをデジタル信号に変換するA/Dコンバータ44aと、上記速度指令信号Fをその振幅に比例した周波数のパルス列に変換するV/Fコンバータ44bと、上記A/Dコンバータ44aからの信号に対応した変調率kを出力するV/Fパターンを記憶したROM44cおよび上記V/Fコンバータ44bの出力を計数して位相Qを出力するカウンタ44dとを有する。

【0037】45は上記比較器37～42とマイクロコンピュータ43に接続したキャリア信号発生手段であり、このキャリア信号発生手段45は水晶発振器45aと該水晶発振器の出力信号を計数するカウンタ45bを有し、このカウンタ45bの出力信号を直接キャリア信号aとクロック信号として出力する。

【0038】次に実施の形態3の動作を説明する前に、まず、インバータ回路46の出力可能な電圧ベクトルについて説明する。図7に示したように、インバータ回路46は出力端子26、29および32から出力される各相(U、V、Wとする)の電圧Vu、VvおよびVwがそれぞれ正、0の2値を取り得ることから、8個(=2

$$1/\sqrt{3} \cdot t_4 + 1/\sqrt{3} \cdot e(j\pi/3) \cdot t_6 = k \cdot e(j\theta) \cdot T \quad \dots \dots (4)$$

ただし、 $\theta = \omega t$

(4)式において、 t_4 および t_6 はそれぞれ、電圧ベクトルV4およびV6の持続時間である。さらに、便宜上、図9において、原点からV4(またはV6)までの長さを $1/\sqrt{3}$ とした。

$$t_4 + t_6 + t_0 + t_7 = T$$

【0042】(5)式において、 t_0 および t_7 は零電圧ベクトル(V0およびV7)の持続時間である。

(4)式および(5)式より、これら2つの電圧ベクトル

$$t_4 = T \cdot k \cdot \sin(\pi/3 - \theta)$$

$$t_6 = T \cdot k \cdot \sin \theta$$

$$t_0 + t_7 = T \{1 - k \cdot \sin(\pi/3 + \theta)\} \quad \dots \dots (6)$$

【0043】ここでは、電圧指令ベクトル v^* の位相 θ が $0 \sim \pi/3$ の範囲にある場合のパルス幅変調方式について説明したが、位相 θ が $\pi/3$ ずつ変化する毎に選択する2つの電圧ベクトルを変化させれば、位相 θ が $\pi/3 \sim 2\pi$ の範囲にあっても同様に制御できる。以上の方法によって、電圧指令ベクトルに応じてパルス幅変調された3相の交流出力電圧を得ることができる。ここで、出力電圧の振幅および周波数はそれぞれ、電圧指令ベクトル v^* の振幅kおよび周波数 ω に応じて制御できることは明らかである。

【0044】つぎに、2つの電圧ベクトルおよび2つの零電圧ベクトルの選択順序について、図10を参照しながら説明する。まず、図10に示した矢印にそって2つの電圧ベクトルおよび2つの零電圧ベクトルを選択す

(100)と表現する。以上のことから、インバータ回路46が出力可能な電圧ベクトルを図示すると、図8が得られる。図8において、正六角形の各頂点が出力可能な電圧ベクトル(001)～(101)である。ここで、(000)および(111)の2つのベクトルは線間電圧が零となるので、零電圧ベクトルと呼ぶ。

【0039】次に、空間電圧ベクトルによるパルス幅変調について説明する。まず、図9に示したように電圧指令ベクトル v^* が、2つの電圧ベクトルV4[=(100)]およびV6[=(110)]と2つの零電圧ベクトル[V0[=(100)]およびV7[=(111)]]を頂点とする正三角形の内部にある場合は、以下に述べるように、これら2つの電圧ベクトルおよび2つの零電圧ベクトルを選択することにより出力電圧の制御が行われる。

【0040】まず、電圧指令ベクトル v^* は振幅がkで、時計方向に ω の周波数で回転すると仮定すると、ある所定期間Tにおける電圧指令ベクトル v^* の先端が描く円弧軌跡の長さと、上記の2つの電圧ベクトルおよび2つの零電圧ベクトルを用いて出力された合成ベクトルが描く軌跡の長さが等しくなることから(4)式が得られる。

【0041】次に、これら2つの電圧ベクトルV4、V6および2つの零電圧ベクトルV0、V7の持続時間の総和が所定期間Tに等しいことから(5)式が得られる。

$$\dots \dots (5)$$

ルV4、V6および2つの零電圧ベクトルV0、V7の持続時間を求めると(6)式が得られる。

る。例えば、電圧指令ベクトル v^* の位相 θ が $0 \sim \pi/3$ の範囲にある場合は、所定期間Tの間に、V0→V4→V6→V7→V6→V4→V0の順に2つの電圧ベクトル(V4およびV6)と2つの零電圧ベクトル(V0およびV7)を選択する。

【0045】そして、電圧指令ベクトル v^* の位相 θ が増加して $\pi/3 \sim 2\pi/3$ の範囲に移ると、所定期間Tの間にV0→V2→V6→V7→V6→V2→V0の順に2つの電圧ベクトル(V2およびV6)と2つの零電圧ベクトル(V0およびV7)を選択する。このような選択順序で2つの電圧ベクトルおよび2つの零電圧ベクトルを選択すると、電圧指令ベクトル v^* の位相 θ が $\pi/3$ を境にして変化しても電圧ベクトルV4とV2が入れ替わるだけで、残りの電圧ベクトルおよび2つの零電

圧ベクトルは変化しない。しかも、図10から分かるように、電圧指令ベクトル v^* の位相 $\theta = \pi/3$ の付近では電圧ベクトル V_4 と V_2 の持続時間はほとんど零である。

【0046】次に、実施の形態3の動作を図7を参照しながら説明する。電圧指令信号発生手段44は電圧指令信号 V^* を変調率 k と位相 θ のベクトルの形で出力する。図11はマイクロコンピュータ43の内部で演算される処理の流れを示すフローチャートであり、キャリア信号発生手段45から出力されるクロック信号に同期し

て、同図のフローチャートの演算が行われ、パルス幅変調制御に必要な制御信号が出力される。

【0047】マイクロコンピュータ43は、まず、ステップST11-1として、電圧指令信号発生手段44か

$$t_a = T \{1 - k \cdot \sin(\pi/3 + \theta)\}$$

$$t_b = T \cdot k \cdot \sin(\pi/3 - \theta)$$

$$t_c = T \cdot k \cdot \sin \theta$$

..... (7)

【0049】次に、ステップST11-4ではキャリア信号発生手段45から出力されるキャリア信号の立ち下がり同期した2倍の周波数のクロック信号をカウントする。ステップST11-5ではクロック信号のカウント数をアドレスとして予め用意してあるテーブルから係数 b を読み出す。このときテーブルに格納されている係数 b は正弦波、三角波やランダム等の値になっている。

【0050】次に、ステップST11-6として、 U 、 V 、 W 各相の制御信号 S_a と S_a' 、 S_b と S_b' 、 S_c と S_c' を区間信号により、図10の区間(a)～(f)に応じて図12に示す制御信号の演算順序にしたがって作成する。そして、最後のステップST11-7で6つの制御信号を出力する。

【0051】さらに、図13は係数 $b = 0.5$ のときの場合であり、図に示すようにマイクロコンピュータ43から出力された上記6つの制御信号 S_a と S_a' 、 S_b と S_b' 、 S_c と S_c' とキャリア信号発生手段45から出力される周期 $2T$ のキャリア信号 $2a$ との振幅を比較器37～42で比較し、上記制御信号がキャリア信号より大きいときはHighレベルを、小さいときはLowレベルの2値信号 P_a と P_a' 、 P_b と P_b' 、 P_c と P_c' を出力する。

【0052】さらに、上記2値信号 P_a と P_a' 、 P_b と P_b' 、 P_c と P_c' の排他的論理和を排他的論理和手段34～36でとり、それぞれ U 、 V 、 W 相の2値信号 P_u 、 P_v 、 P_w としスイッチング信号発生手段33に出力する。

【0053】ここで、図13から分かるように、上記3つの2値信号 P_u 、 P_v 、 P_w によって選択すべき電圧ベクトルの選択順序と持続時間が決定される。すなわちキャリア信号 $2a$ の半周期に相当する所定期間 T の間に2値信号は、それぞれ0から1に一回ずつレベルが変化するので、これらの信号の内の1つが変化する毎に、

ら変調率 k と位相 θ の電圧指令ベクトルを入力し、キャリア信号発生手段45からクロックを入力する。つづいて、ステップST11-2として電圧指令ベクトル v^* の位相 θ を60度で割り、その商により出力電圧指令ベクトル v^* がどの $\pi/3$ 区間に存在するかの判定が行われる。そして、その商を区間信号とすると、区間信号は位相 θ に応じて6つの値(例えば0から5の値)を取り、それぞれ図10の区間(a)～(f)に対応する。

【0048】つぎに、ステップST11-3として、2つの電圧ベクトルと2つの零電圧ベクトルの持続時間として(7)式を計算する。このとき使用される位相は、区間信号が変化する毎にリセットされるので、 $0 \sim \pi/3$ の値を取る。

選択する電圧ベクトルが変更される。また、選択された電圧ベクトルの持続時間は隣あった2つの2値信号の一方が0から1に変化してから他方の信号が0から1に変化するまでの時間となる。

【0054】従来は係数 $b = 0.5$ で一定としているが、本実施の形態3においては、この係数 b を時間的に変化させる。そして、図14に示す相電圧、線間電圧のタイミング図から分かるように係数 b を変化させると、3つの2値信号 P_u 、 P_v 、 P_w (相電圧に相当する)のオン時間は変化するが、上記2値信号の2つの差(線間電圧に相当する)のオン時間は変化せずその位置が変化している。

【0055】次に、上記3つの2値信号 P_u 、 P_v 、 P_w がスイッチング信号発生手段33に入力すると、このスイッチング信号発生手段33からインバータ回路46中のスイッチング素子24、25、27、28、30、31にオン・オフ信号 $P_u \cdot P_u'$ 、 $P_v \cdot P_v'$ 、 $P_w \cdot P_w'$ が出力される。ここで、電圧ベクトルに対応してどのスイッチング素子をオン・オフさせるかは明らかなので、スイッチング信号発生手段33はロジック回路を利用して容易に構成できる。したがって、スイッチング信号発生手段33の詳細な回路構成および動作については説明を省略する。

【0056】次に、これらのオン・オフ信号に応じてスイッチング素子24、25、27、28、30、31のスイッチングが行われ、電圧指令ベクトル v^* に応じてパルス幅変調された3相の交流電圧が出力端子26、29、32から出力される。

【0057】実施の形態4. なお、上記の各実施の形態においては、キャリア信号の周波数を変化させていないが、発熱、演算時間等の問題を生じない範囲で、周波数が時間的に変化する可変周波数のキャリア信号を用いることにより、磁気音の発生低減をより効果的に行うこと

ができる。

【0058】また、上記の各実施の形態においては、キャリア信号の1周期間におけるスイッチング素子のオンタイミングまたはオフタイミングのいずれか一方を時間的に変化させているが、スイッチング素子のオン・オフタイミングは変化させることなく、スイッチング素子の出力を負荷に供給する系路に例えば遅延回路を設け、この遅延回路の遅延時間を変化させて、キャリア信号の1周期間における負荷への給電タイミングを変化させても、上記の各実施の形態と同様の効果が得られる。

【0059】

【発明の効果】以上のように、この発明によれば、スイッチング素子のキャリア信号の周期内でのオン時間に比例した信号と、上記スイッチング素子のオンタイミングまたはオフタイミングのいずれか一方を上記キャリア信号の複数周期毎に時間的に変化させるタイミング信号に応じて、スイッチング信号発生手段から上記スイッチング素子を駆動するスイッチング信号を出力するように構成したので、ハードウェア制御に適し、高調波成分に起因する磁気音の発生を低減を容易に実現することができる効果がある。

【0060】この発明によれば、キャリア信号の振幅を超えない範囲で該キャリア信号の複数周期毎に時間的に変化させた第1および第2の制御信号と上記キャリア信号との振幅の大小関係に応じて、スイッチング信号発生手段からスイッチング信号を出力するように構成したので、ソフトウェア制御に適し、高調波成分に起因する磁気音の発生を低減することができる効果がある。

【0061】この発明によれば、各電圧ベクトル毎の動作時間から各相のスイッチング素子を駆動するスイッチング信号をスイッチング信号発生手段から出力するように構成したので、3相インバータのソフトウェア制御に適し、高調波成分に起因する磁気音の発生を低減できる効果がある。

【0062】この発明によれば、周波数が時間的に変化する可変周波数のキャリア信号を用いるように構成したので、キャリア信号の1周期間における出力電圧の発生タイミングを時間的に変化させる点と相俟って、高調波成分に起因する磁気音の発生をより効果的に低減することができるなどの効果が得られる効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による電力変換装置の制御装置を示す構成図である。

【図2】 この発明の実施の形態1における比較器の動作波形を示す説明図である。

【図3】 この発明の実施の形態1におけるスイッチング信号発生手段の動作波形を示す説明図である。

【図4】 この発明の実施の形態2による電力変換装置の制御装置を示す構成図である。

【図5】 この発明の実施の形態2におけるマイクロコンピュータの演算処理内容を表すフローチャート図である。

10 【図6】 この発明の実施の形態2におけるスイッチング信号発生手段の動作波形を示す説明図である。

【図7】 この発明の実施の形態3による電力変換装置の制御装置を示す構成図である。

【図8】 この発明の実施の形態3におけるインバータの出力可能な電圧ベクトルの説明図である。

【図9】 この発明の実施の形態3における空間電圧ベクトルによるパルス幅変調の説明図である。

【図10】 この発明の実施の形態3における電圧ベクトルの選択順序の説明図である。

20 【図11】 この発明の実施の形態3におけるマイクロコンピュータの演算処理内容を表すフローチャート図である。

【図12】 この発明の実施の形態3における制御信号の演算順序を説明する図である。

【図13】 この発明の実施の形態3におけるスイッチング信号発生回路に入力する信号の作成方法を示す説明図である。

【図14】 この発明の実施の形態3におけるオン信号のオンタイミングを変えた場合のスイッチング信号を示す説明図である。

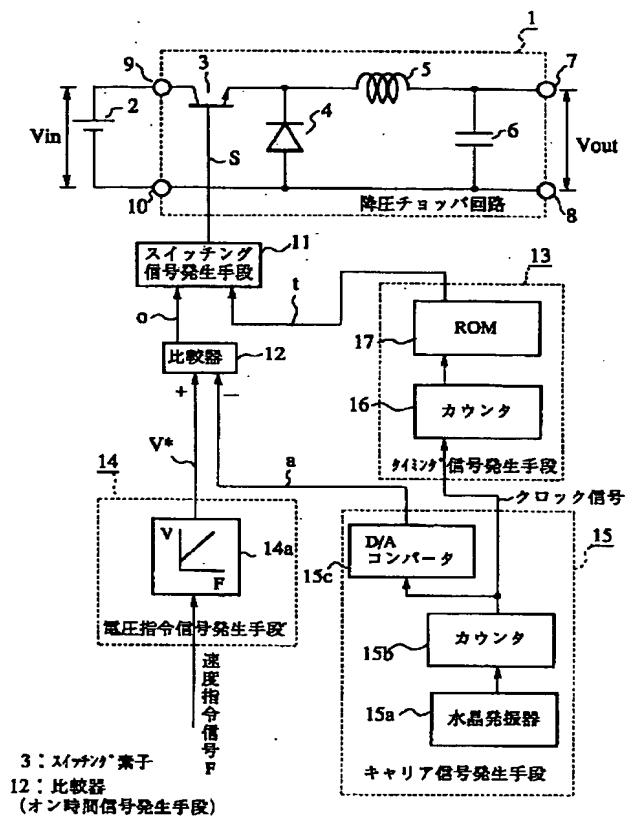
【図15】 従来の電力変換装置の制御装置を示す構成図である。

【符号の説明】

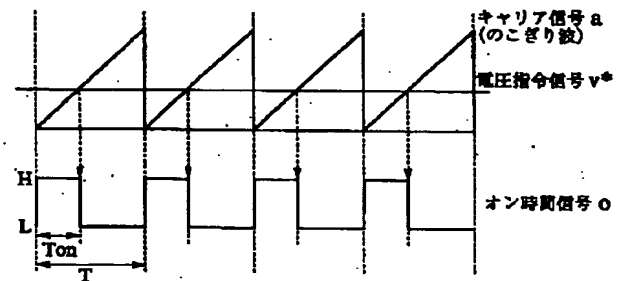
3 スwitchング素子、11 スwitchング信号発生手段、12 比較器（オン時間信号発生手段）、13 タイミング信号発生手段、14 電圧指令信号発生手段、15 キャリア信号発生手段、18 マイクロコンピュータ（制御信号演算手段）、33 スwitchング信号発生手段、43 マイクロコンピュータ（電圧ベクトル選択手段、領域判定手段、動作時間決定手段、動作時間変化手段）、44 電圧指令信号発生手段、45 キャリア信号発生手段、46 インバータ回路。

40

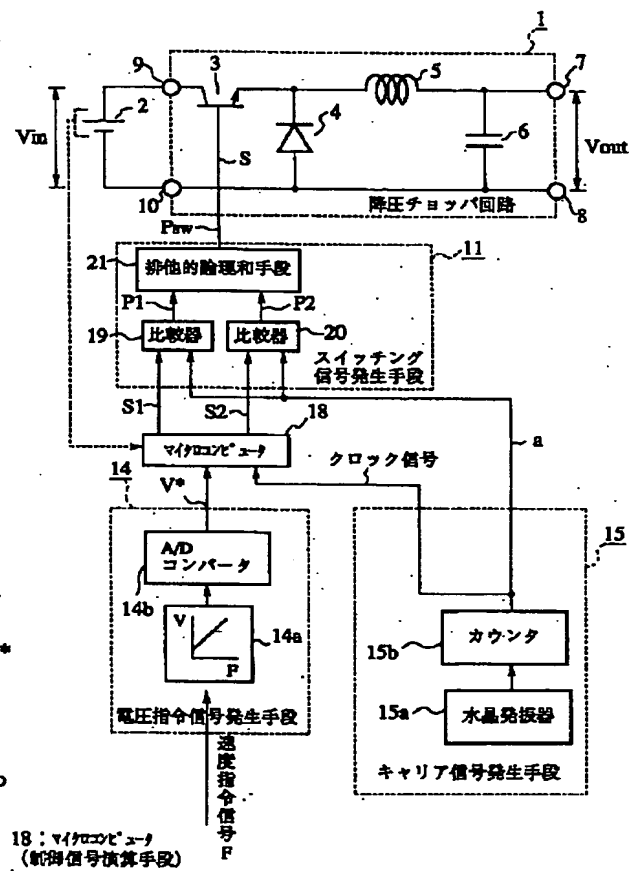
【図 1】



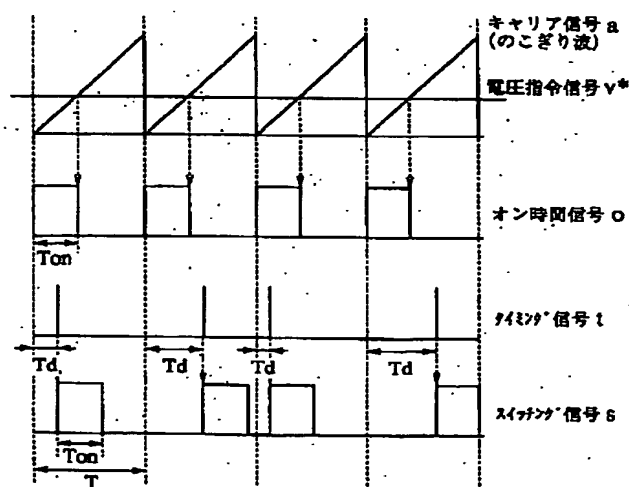
【図 2】



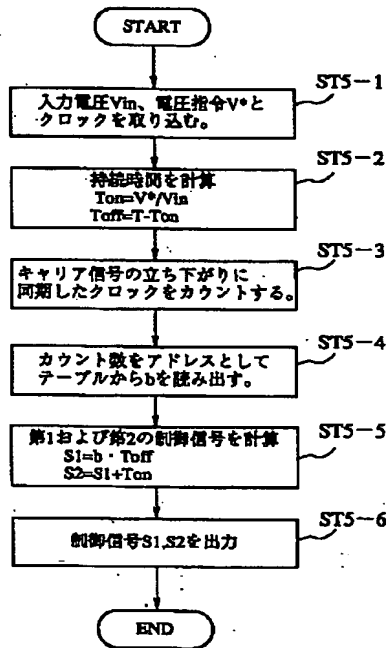
【図 4】



【図 3】

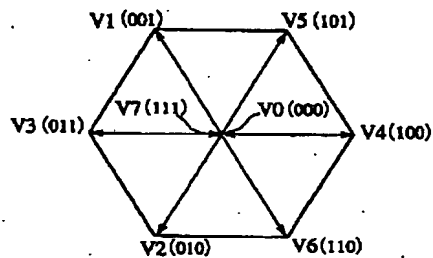


【図5】

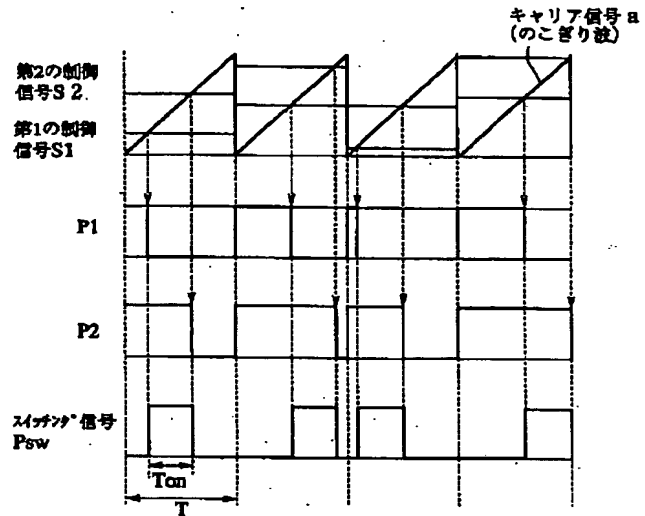


マイクロコンピュータの1キャリア周期の
演算フローチャート
(クロック信号に同期して上記演算を行う)

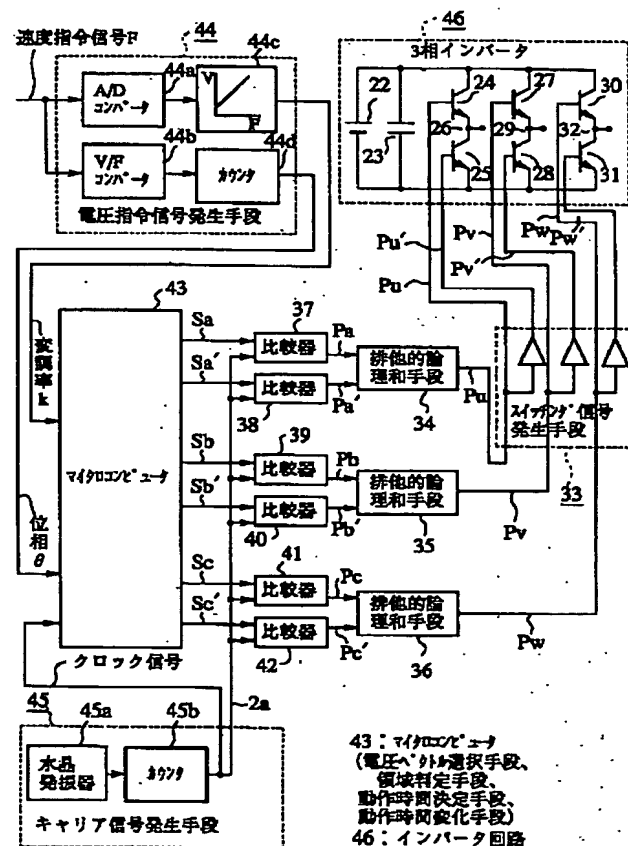
【図8】



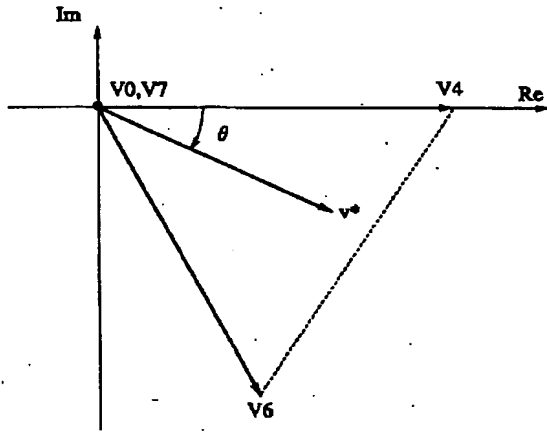
【図6】



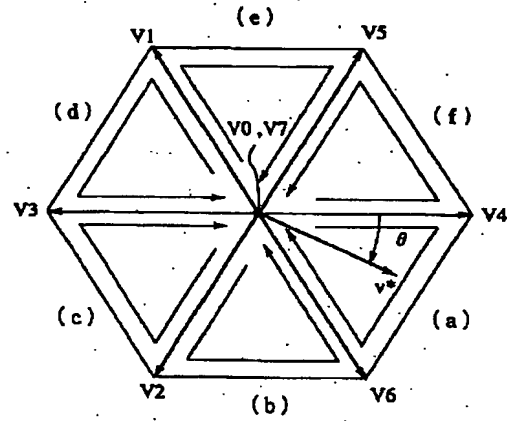
【図7】



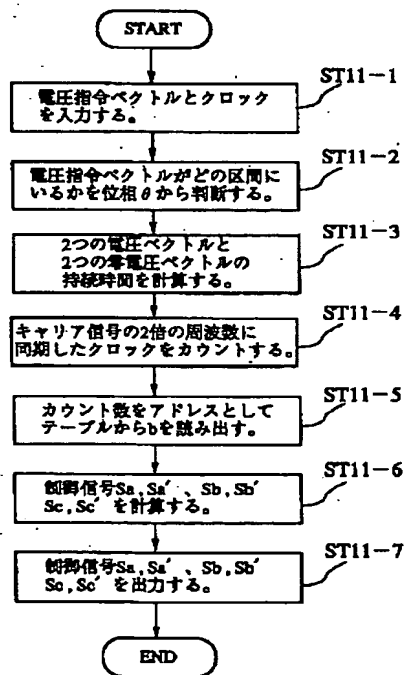
【図9】



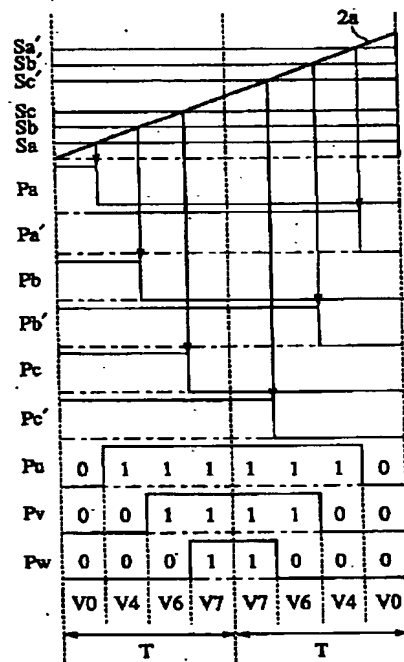
【図10】



【図11】



【図13】

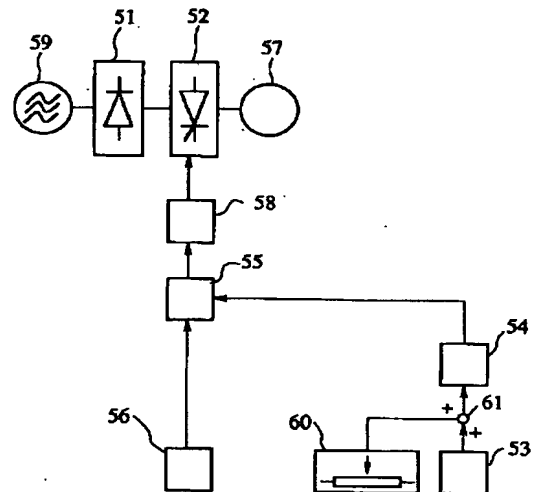


【図12】

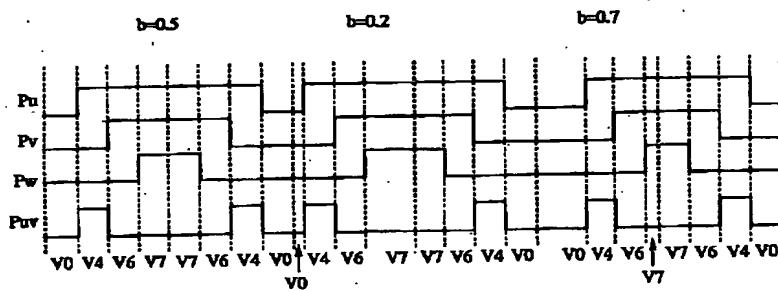
区間 制御信号	(a)	(b)	(c)	(d)	(e)	(f)
Sa	$b \times ta$	$Sb+tc$	$Sc+tc$	$Sb+tb$	$Sc+tb$	$b \times ta$
Sb	$Sa+tb$	$b \times ta$	$b \times ta$	$Sc+tc$	$Sa+tc$	$Sc+tb$
Sc	$Sb+tc$	$Sa+tb$	$Sb+tb$	$b \times ta$	$b \times ta$	$Sa+tc$
Sa'	$ZT-Sa$					
Sb'	$ZT-Sb$					
Sc'	$ZT-Sc$					

ただし $ta = |1 - k \times \sin(\theta + \pi/3)| T$
 $tb = |k \times \sin(\pi/3 - \theta)| T$
 $tc = |k \times \sin \theta| T$

【図15】



【図14】



フロントページの続き

Fターム(参考) 5H007 AA01 BB06 CA01 CB02 CB05
 CC03 DA01 DB07 DC04 DC05
 EA03 EA04 EA14
 5H730 AA14 AS05 BB13 BB57 DD02
 FF07 FG05

* * NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the power converter which controls output voltage by Pulse-Density-Modulation control An electrical-potential-difference command signal generating means to output an electrical-potential-difference command signal, and a carrier signal generation means to output a carrier signal, The ON time amount within 1 period of said carrier signal of the switching element which inputs said electrical-potential-difference command signal and said carrier signal, and obtains said output voltage An ON time amount signal generation means to generate the signal which asked for the average in 1 period of said carrier signal of said output voltage to be in agreement with said electrical-potential-difference command signal, and is proportional to said ON time amount, A timing signal generating means to generate the timing signal to which either the on-timing of said switching element or off-timing is changed in time for every term two or more rounds of said carrier signal, The control unit of the power converter characterized by having a switching signal generating means to output the switching signal which drives said switching element according to said ON time amount signal and said timing signal.

[Claim 2] In the power converter which controls output voltage by Pulse-Density-Modulation control An electrical-potential-difference command signal generating means to output an electrical-potential-difference command signal, and a carrier signal generation means to output a carrier signal, Said electrical-potential-difference command signal is inputted. A control signal operation means to make it change in time for every term two or more rounds of this carrier signal in the range in which the difference of the amplitude does not exceed the amplitude of said carrier signal, without calculating the 1st and 2nd control signals proportional to this electrical-potential-difference command signal, and changing the difference of the amplitude for the amplitude of these 1st and 2nd control signals, A difference with the pulse signal obtained from the comparison of the amplitude of the amplitude of the pulse signal obtained proportionally and said carrier signal of the amplitude of the amplitude of said carrier signal and said 1st control signal and said 2nd control signal is embraced. The control unit of the power converter characterized by having a switching signal generating means to output the switching signal which drives the switching element which obtains said output voltage.

[Claim 3] While carrying out series connection of the 1st and 2nd switching elements between the positive electrode of DC power supply, and a negative electrode In the power converter which formed the inverter which makes the node of said the 1st and 2nd switching element the output terminal of an inverter by the three phase circuit Three top-most vertices which adjoin mutually [the electrical-potential-difference vector which becomes settled corresponding to the condition of the switching element of each phase] a carrier signal generation means to output a carrier signal for every field connected and formed The sequence which outputs these electrical-potential-differences vector within 1 period of said carrier signal while choosing beforehand two zero electrical-potential-difference vectors which form one top-most vertices of the field concerned, and two electrical-potential-difference vectors which form the remaining top-most vertices, respectively is determined beforehand. An electrical-potential-difference vector selection means to memorize these electrical-potential-differences vector and its output order, An electrical-potential-difference command signal generating means to output an electrical-potential-difference command signal with the gestalt of a vector, A field judging means to judge the field in which said electrical-potential-difference

command signal is inputted into, and this electrical-potential-difference command signal is located for every period of said carrier signal, So that the average in the 1-round period of said carrier signal of the output voltage of said inverter may be in agreement with said electrical-potential-difference command signal An operating-time decision means to opt for the allocation in 1 period of said carrier signal of the operating time of the sum of said two zero electrical-potential-difference vectors chosen in the field judged with said field judging means, and other operating times of two electrical-potential-difference vectors, An operating-time change means to change allocation of the operating time of said two zero electrical-potential-difference vectors in time for every term two or more rounds of said carrier signal, The control unit of the power converter characterized by having a switching signal generating means to output the switching signal which drives the switching element of each of said phase from the operating time for every electrical-potential-difference vector. [Claim 4] The control unit of a power converter given [of claim 1 to the claims 3 characterized by having a carrier signal generation means by which a frequency outputs the carrier signal of the variable frequency which changes in time] in any 1 term.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the control unit of power converters, such as a chopper, an inverter, etc. with which output voltage is controlled by pulse-width-modulation control (PWM control).

[0002]

[Description of the Prior Art] The rectifier circuit which connected [in / drawing 15 is the block diagram showing the PWM inverter as a conventional power converter shown in JP,3-79959,B, and / drawing 15] 51 to the output side of the three-phase-alternating-current power source 59, and 52 are power converters, such as a PWM inverter which changes the direct current from a rectifier circuit 51 into an alternating current, and is supplied to AC motor 57 as a load, for example, are constituted using self-extinction of arc mold switching elements, such as a transistor and a GTO thyristor.

[0003] The adder with which 61 adds the output of the subcarrier (carrier) control circuit 53 and the output of the carrier center frequency setting circuit 60, the carrier signal generating circuit which connected 54 to the output side of an adder 61, the comparator which 55 measures the output of the carrier signal generating circuit 54 and the output of the output voltage pattern generating circuit 56, and outputs an PWM signal, and 58 are gate circuits which amplify the above-mentioned PWM signal and are supplied to the above-mentioned PWM inverter 52.

[0004] Next, actuation is explained. The rectification bridge 51 changes the alternating current from the three-phase-alternating-current power source 59 into a direct current, and supplies it to a power converter 52. The carrier control circuit 53 outputs pattern signals, such as a sine wave, a triangular wave, etc. to which the frequency of a carrier signal is changed periodically, and the carrier center frequency setting circuit 60 outputs the fixed signal (direct current signal) for setting up the center frequency of a carrier signal. It continues, these pattern signals and a center frequency setting signal are added by the adder 61, and it is inputted into the carrier signal generating circuit 54 as a carrier frequency command signal.

[0005] The above-mentioned carrier signal generating circuit 54 generates the carrier signal with which a frequency is proportional to the amplitude of this carrier frequency command signal. Then, a comparator 55 compares the amplitude of this carrier signal with the amplitude of the control signal outputted from the output voltage pattern generating circuit 56, and outputs that comparison result to a gate circuit 58 as an PWM signal of the pulse width determined by Pulse-Density-Modulation control. Continuing, a gate circuit 58 amplifies an PWM signal and controls a power converter 52.

[0006] By the above PWM control action, a power converter 52 outputs the alternating voltage proportional to the output signal of the output voltage pattern generating circuit 56, and drives AC motor 57. Here, the carrier control circuit 53 changes in time the frequency of the carrier signal outputted from the carrier signal generating circuit 54. Therefore, the frequency changes in time and it is lost that the higher harmonic of the same frequency is continuously impressed to AC motor 57 of the harmonic content contained in the output voltage of the PWM inverter 52. Consequently, frequency distribution comes to carry out distributed distribution of the magnetic sound which AC motor 57 generates by changing a carrier frequency, i.e., the frequency of an PWM signal, in time. For this reason, the peak level of a magnetic sound decreases and a magnetic sound can be reduced.

[0007]

[Problem(s) to be Solved by the Invention] If it is going to change a carrier frequency sharply in order to raise the reduction effectiveness of a magnetic sound, since the conventional power converter is constituted as mentioned above, the switching loss of the switching element which constitutes a power converter in proportion to this carrier frequency will increase. For this reason, in the field where a carrier frequency is high, there was a trouble of generation of heat by switching loss.

[0008] Moreover, although a microcomputer is used in current in many cases in order to perform PWM control, synchronizing with a carrier frequency, PWM control is usually performed in this case. When this carrier frequency was changed in time, since a carrier period, i.e., the operation period of PWM control, became short, there was a trouble that the operation time ran short, in the field in which a carrier frequency becomes high.

[0009] On the other hand, in the field where a carrier frequency is low, although the problem of the operation time is not produced, since the operation period of PWM control becomes long, the updating period of an electrical-potential-difference command becomes long. Consequently, the ripple of the primary current supplied to an AC motor increased, as a result there was a trouble that the torque ripple and harmonic loss of an AC motor caused an increment.

[0010] This invention was made in order to cancel the above conventional troubles, and it is suitable for hardware control, and it aims at offering the control unit of the power converter which can reduce the magnetic sound resulting from harmonic content.

[0011] Moreover, this invention is suitable for software control, and aims at offering the control unit of the power converter which can reduce a magnetic sound like the aforementioned invention.

[0012] Moreover, this invention is suitable for software control of a three-phase-circuit inverter, and aims at offering the control unit of the power converter which can reduce a magnetic sound like each aforementioned invention.

[0013] Moreover, this invention aims at offering the control unit of the power converter which can perform reduction of a magnetic sound more efficiently compared with each aforementioned invention.

[0014]

[Means for Solving the Problem] An electrical-potential-difference command signal generating means by which the control unit of the power converter concerning this invention outputs an electrical-potential-difference command signal, A carrier signal generation means to output a carrier signal, and said electrical-potential-difference command signal and said carrier signal are inputted. The ON time amount within 1 period of said carrier signal of the switching element which obtains said output voltage An ON time amount signal generation means to generate the signal which asked for the average in 1 period of said carrier signal of said output voltage to be in agreement with said electrical-potential-difference command signal, and is proportional to said ON time amount, A timing signal generating means to generate the timing signal to which either the on-timing of said switching element or off-timing is changed in time for every term two or more rounds of said carrier signal, A switching signal generating means to output the switching signal which drives said switching element according to said ON time amount signal and said timing signal is provided.

[0015] An electrical-potential-difference command signal generating means by which the control unit of the power converter concerning this invention outputs an electrical-potential-difference command signal, Said electrical-potential-difference command signal is inputted as a carrier signal generation means to output a carrier signal. A control signal operation means to make it change in time for every term two or more rounds of this carrier signal in the range in which the difference of the amplitude does not exceed the amplitude of said carrier signal, without calculating the 1st and 2nd control signals proportional to this electrical-potential-difference command signal, and changing the difference of the amplitude for the amplitude of these 1st and 2nd control signals, A difference with the pulse signal obtained from the comparison of the amplitude of the pulse signal obtained proportionally and said carrier signal of the amplitude of the amplitude of said carrier signal and said 1st control signal and said 2nd control signal is embraced. A switching signal generating means to output the switching signal which drives the switching element which obtains said output voltage is provided.

[0016] A carrier signal generation means by which the control unit of the power converter

concerning this invention outputs a carrier signal, Three top-most vertices which adjoin mutually [the electrical-potential-difference vector which becomes settled corresponding to the condition of the switching element of each phase] for every field connected and formed The sequence which outputs these electrical-potential-differences vector within 1 period of said carrier signal while choosing beforehand two zero electrical-potential-difference vectors which form one top-most vertices of the field concerned, and two electrical-potential-difference vectors which form the remaining top-most vertices, respectively is determined beforehand. An electrical-potential-difference vector selection means to memorize these electrical-potential-differences vector and its output order, An electrical-potential-difference command signal generating means to output an electrical-potential-difference command signal with the gestalt of a vector, A field judging means to judge the field in which said electrical-potential-difference command signal is inputted into, and this electrical-potential-difference command signal is located for every period of said carrier signal, So that the average in the 1-round period of said carrier signal of the output voltage of said inverter may be in agreement with said electrical-potential-difference command signal An operating-time decision means to opt for the allocation in 1 period of said carrier signal of the operating time of the sum of said two zero electrical-potential-difference vectors chosen in the field judged with said field judging means, and other operating times of two electrical-potential-difference vectors, An operating-time change means to change allocation of the operating time of said two zero electrical-potential-difference vectors in time for every term two or more rounds of said carrier signal, A switching signal generating means to output the switching signal which drives the switching element of each of said phase from the operating time for every electrical-potential-difference vector is provided. [0017] The control unit of the power converter concerning this invention possesses a carrier signal generation means by which a frequency outputs the carrier signal of the variable frequency which changes in time.

[0018]

[Embodiment of the Invention] The gestalt of implementation of this invention is explained about drawing below gestalt 1. of operation. Drawing 1 is the circuit diagram showing the gestalt of implementation of invention of claim 1, and 1 is a pressure-lowering chopper circuit in drawing 1 . This pressure-lowering chopper circuit 1 connects a switching element 3 and reactors 5, such as a transistor, to a serial between one terminal 8 of output terminals 7 and 8, and one terminal 9 of input terminals 9 and 10. It is the configuration of having connected the capacitor 6 between the above-mentioned output terminal 7 and 8, having connected the cathode of diode 4 with the above-mentioned switching element 3 at the node of a reactor 5, and having connected the anode of this diode to the input terminal 10. DC power supply 2 were connected between the above-mentioned input terminal 9 and 10, and loads (not shown), such as a motor, are connected between the above-mentioned output terminal 7 and 8. Therefore, output voltage is supplied to a load by ON of a switching element 3, and OFF.

[0019] 11 is a switching signal generating means linked to a switching element 3, for example, consists of delay circuits. It is electrical-potential-difference command signal V^* corresponding to the rate command signal F which the comparator and timing signal generating means which connected 12 and 13 to the switching signal generating means 11, and 14 have ROM14a which is an electrical-potential-difference command signal generating means linked to a comparator 12, for example, memorized the V/F pattern, and is given from the exterior. It outputs. 15 has counter 15b which is a carrier signal generation means linked to a comparator 12 and the timing signal generating means 13, for example, carries out counting of the output signal of this crystal oscillator to crystal-oscillator 15a, and it outputs it as a carrier signal a through digital one / analog (D/A) converter 15c while it outputs the output signal of this counter 15b with a direct clock.

[0020] The above-mentioned timing signal generating means 13 inputs the clock which synchronized with falling of a carrier signal (sawtooth wave), and consists of ROMs17 which output timing signal t to which the on-timing of the above-mentioned switching element 3 in the carrier period T will be changed by time delay T_d if that number of counts is inputted as the counter 16 which counts the number of these clocks as the address by pattern signals, such as a sine wave, a triangular wave, and random.

[0021] Next, actuation of the gestalt 1 of operation is explained. DC power supply 2 impress direct

current voltage among the input terminals 9 and 10 of the pressure-lowering chopper circuit 1. The carrier signal generation means 15 outputs the clock signal which synchronized with falling of the carrier signal a of the carrier period T (sawtooth wave), and a carrier signal. The electrical-potential-difference command signal generating means 14 is electrical-potential-difference command signal V^* . It outputs.

[0022] A comparator 12 is equivalent to an ON time amount signal-generation means, and is the carrier signal a of the carrier period T (sawtooth wave) from the electrical-potential-difference command signal generating means 14 from the carrier signal-generation means 15 Electrical-potential-difference command signal V^* . As it inputs, both amplitude is compared and it is shown in drawing 2, it is electrical-potential-difference command signal V^* . The ON time-amount signal O which is a binary signal of Low level about High level when small when larger than the carrier signal a is outputted to the switching signal generating means 11. This ON time amount signal O is a signal proportional to the ON time amount T_{on} within the carrier period T of the switching element 3 which constitutes the pressure-lowering chopper circuit 1.

[0023] The switching signal generating means 11 inputs the above-mentioned ON time amount signal O and timing signal [which is outputted from the timing signal generating means 13] t, as shown in drawing 3, it delays the ON time amount signal O by time delay T_d by timing signal t, without changing the pulse width determined by pulse-width-modulation control, creates switching signal s which drives the above-mentioned switching element 3, and sends it out to the above-mentioned switching element 3. Consequently, between the output terminal 7 of the pressure-lowering chopper circuit 1, and 8, it is the average between round term T of the above-mentioned carrier signal a. $V_{out} = T_{on}/T \times V_{in} (=V^*) \dots\dots (1)$

***** electrical-potential-difference command signal V^* Output voltage in agreement is obtained.

[0024] Here, in order that the switching signal generating means 11 may change in time the on-timing of the ON time amount signal O outputted from a comparator 12 by timing signal t from the timing signal generating means 13, even if the harmonic content contained in the output voltage of the pressure-lowering chopper circuit 1 has a fixed carrier frequency, it comes to change in time, and it is lost that the higher harmonic of the same frequency continues of it.

[0025] Gestalt 2. drawing 4 of operation is drawing showing the gestalt of implementation of invention of claim 2, gives the same sign to the same part as the gestalt 1 of operation shown in said drawing 1, and omits duplication explanation. In drawing 4, the switching signal generating means 11 consists of an exclusive-OR means 21 linked to a switching element 3, and comparators 19 and 20 linked to this exclusive-OR means 21. 18 is a microcomputer as a control signal operation means linked to comparators 19 and 20, the electrical-potential-difference command signal generating means 14 and the carrier signal generation means 15 connected with this microcomputer 18, and the carrier signal generation means 15 is connected also to comparators 19 and 20.

[0026] The above-mentioned electrical-potential-difference command signal generating means 14 has ROM14a which memorized the V/F pattern, and A/D converter 14b which changes the analog signal from this ROM into a digital signal. Moreover, the carrier signal generation means 15 has counter 15b which carries out counting of the output signal of this crystal oscillator to crystal-oscillator 15a, and outputs the output signal of this counter 15b as the direct carrier signal a and a clock signal.

[0027] Next, actuation of the gestalt 2 of operation is explained. In drawing 4, DC power supply 2 impress direct current voltage among the input terminals 9 and 10 of the pressure-lowering chopper circuit 1. The electrical-potential-difference command generating means 14 is electrical-potential-difference command signal V^* . It outputs. The carrier signal generation means 15 outputs the clock signal which synchronized with falling of the carrier signal a of the carrier period T (sawtooth wave), and a carrier signal.

[0028] Drawing 5 is a flow chart which shows the flow of the processing calculated inside a microcomputer 18, synchronizing with the clock signal outputted from the carrier signal generation means 15, the operation of the flow chart shown in this drawing is performed, and a control signal required for Pulse-Density-Modulation control is outputted.

[0029] First, at a step ST 5-1, they are the input voltage signal V_{in} of the pressure-lowering chopper circuit 1, and electrical-potential-difference command signal V^* . It incorporates through an A/D

converter (not shown). Continuously, at a step ST 5-2, it is electrical-potential-difference command signal V^* . The ON time amount T_{on} and off time amount T_{off} of the above-mentioned switching element 3 when setting a carrier period to T from the input voltage signal V_{in} It asks by (2) types.
 $T_{on}=V_{in}/V^*$ $T_{off}=T-T_{on}$ (2)

[0030] Next, at a step ST 5-3, the clock signal which synchronized with falling of the carrier signal a (sawtooth wave) outputted from the carrier signal generation means 15 is counted. And at a step ST 5-4, the multiplier b equivalent to a timing signal is read from the table currently prepared beforehand by making the number of counts of a clock signal into the address. The multiplier b stored in the table at this time is pattern signals, such as a sine wave, a triangular wave, and random. At a step ST 5-5, they are the above-mentioned ON time amount T_{on} and the off time amount T_{off} . And the 1st and 2nd control signals $S1$ and $S2$ are calculated like [multiplier / b] (3) types. In addition, control signals $S1$ and $S2$ are the electrical-potential-difference values (let the inclination of a sawtooth wave be a proportionality constant) corresponding to time amount.

$S1=b \times T_{off}$ $S2=S1+T_{on}$ (3)

[0031] However, he is trying for the amplitude of the 1st and 2nd control signals not to exceed the amplitude of the above-mentioned carrier signal by restricting the multiplier b of an upper type with ($0 \leq b \leq 1$). The 1st and 2nd control signals $S1$ and $S2$ of the above are outputted to the switching signal generating means 11 from a microcomputer 18 at a step ST 5-6.

[0032] Below, drawing 6 is used and actuation of the switching signal generating means 11 is explained. First, the 1st and 2nd control signals $S1$ and $S2$ of the above and the carrier signal a are inputted into the switching signal generating means 11. Comparators 19 and 20 compare the amplitude of the 1st and 2nd control signals $S1$ and $S2$ and the carrier signal a . When a control signal is larger than a carrier signal, High level When small, the binary signals $P1$ and $P2$ of Low level are outputted, the exclusive OR of these binary signals $P1$ and $P2$ is taken with the exclusive-OR means 21, the switching signal P_{sw} which drives the above-mentioned switching element 3 is created, and it sends out to a switching element 3. Consequently, among the output terminals 7 and 8 of the pressure-lowering chopper circuit 1, it is above-mentioned electrical-potential-difference command signal V^* by the aforementioned (1) formula as the average between round term T of the above-mentioned carrier signal a . Output voltage in agreement is obtained.

[0033] Here, in order that the switching signal generating means 11 may change the on-timing of a switching element 3 in time by changing the value of a multiplier b in time, even if the harmonic content contained in the output voltage of the pressure-lowering chopper circuit 1 has a fixed carrier frequency, it comes to change in time, and it is lost that the higher harmonic of the same frequency continues of it.

[0034] Gestalt 3. drawing 7 of operation is drawing showing the gestalt of implementation of invention of claim 3, and is set to drawing 7. 46 is the inverter circuit of a three phase circuit, and this inverter circuit 46 connects to the above-mentioned capacitor 23 and juxtaposition the switching element 24-25 of the pair which carried out the series connection while connecting the capacitor 23 between the positive electrode of DC power supply 22, and the negative electrode, 27-28, and 30-31. They are a pair each of the switching elements 24 and 25, 27-28, and the configuration that made the node of 30-31 output terminals 26, 29, and 32.

[0035] 33 -- the above -- a switching element -- 24 - 25 -- 27 - 28 -- 30 - 31 -- having connected -- a switching signal -- generating -- a means -- carrying out -- each -- a phase -- an input -- P_u -- P_v -- P_w -- a direct output -- carrying out -- a direct output -- the section -- P_u -- P_v -- P_w -- a polarity -- being reversed -- outputting -- polarity reversals -- an output -- the section -- P_u -- ' -- P_v -- ' -- P_w -- ' -- having -- a configuration -- it is .

[0036] An exclusive-OR means by which 34-36 supply each phase inputs P_u , P_v , and P_w to the switching signal generating means 33, 37-38, 39-40, the comparator that connected 41-42 to the exclusive-OR means 34, 35, and 36, The microcomputer which connected 43 to comparators 37-42, and 44 are the electrical-potential-difference command signal generating means linked to a microcomputer 43. A/D converter 44a which changes into a digital signal the rate command signal F given from the outside, V/F converter 44b which changes the above-mentioned rate command signal F into the pulse train of the frequency proportional to the amplitude, It has counter 44d which carries out counting of the output of ROM44c which memorized the V/F pattern which outputs the percent

modulation k corresponding to the signal from the above-mentioned A/D converter 44a, and the above-mentioned V/F converter 44b, and outputs a phase Q .

[0037] 45 is a carrier signal generation means linked to the above-mentioned comparators 37-42 and a microcomputer 43, and this carrier signal generation means 45 has counter 45b which carries out counting of the output signal of this crystal oscillator to crystal-oscillator 45a, and outputs the output signal of this counter 45b as the direct carrier signal a and a clock signal.

[0038] Next, before explaining actuation of the gestalt 3 of operation, the electrical-potential-difference vector in which the output of an inverter circuit 46 is possible is explained first. As shown in drawing 7, since the electrical potential differences V_u , V_v , and V_w of each phase (referred to as U , V , and W) outputted from output terminals 26, 29, and 32 can take forward and binary [of 0], respectively, an inverter circuit 46 can output eight electrical-potential-difference vectors ($= 2 \times 2 \times 2$). Here, the electrical-potential-difference vector used as $V_u=E$, $V_v=0$, and $V_w=0$ is expressed as (100). Drawing 8 will be obtained if the electrical-potential-difference vector in which the output of an inverter circuit 46 is possible is illustrated from the above thing. In drawing 8, each top-most vertices of a forward hexagon are electrical-potential-difference vector (001) - (101) in which an output is possible. Since line voltage serves as zero, here and (000) (111) two vectors are called a zero electrical-potential-difference vector.

[0039] Next, the Pulse Density Modulation by the space electrical-potential-difference vector is explained. First, as shown in drawing 9, it is electrical-potential-difference command vector v^* . When it is in the interior of the equilateral triangle which makes two electrical-potential-difference vectors $V_4 [= (100)]$, and $V_6 [= (110)]$ and two zero electrical-potential-difference vectors $\{V_0 [= (100)]$ and $V_7 [= (111)]\}$ top-most vertices Control of output voltage is performed by choosing these two electrical-potential-difference vectors and two zero electrical-potential-difference vectors so that it may state below.

[0040] first, electrical-potential-difference command vector v^* Electrical-potential-difference command vector v^* in a certain predetermined period T if the amplitude assumes that it is k and rotates on the frequency of ω clockwise a tip -- drawing -- radii -- a locus -- die length -- the above -- two -- a ** -- an electrical potential difference -- a vector -- and -- two -- a ** -- zero -- an electrical potential difference -- a vector -- using -- outputting -- having had -- composition -- a vector -- drawing -- a locus -- die length -- equal -- becoming -- things -- from -- (-- four --) -- a formula -- obtaining -- having .

$1/\sqrt{3}$ and $t_4 + 1/\sqrt{3} \sin(\pi/3)$ $-t_6 = k - e(j\theta)$ and T (4)

However, in a $\theta = \omega t$ (4) type, t_4 and t_6 are the persistence time of the electrical-potential-difference vectors V_4 and V_6 , respectively. Furthermore, in drawing 9, die length from a zero to V_4 (or V_6) was set to $1/\sqrt{3}$ for convenience.

[0041] next -- these -- two -- a ** -- an electrical potential difference -- a vector -- V -- four -- V -- six -- and -- two -- a ** -- zero -- an electrical potential difference -- a vector -- V -- zero -- V -- seven -- the persistence time -- total -- predetermined -- a period -- T -- being equal -- things -- from -- (-- five --) -- a formula -- obtaining -- having .

$t_4 + t_6 + t_0 + t_7 = T$ (5)

[0042] (5) In a formula, t_0 and t_7 are the persistence time of a zero electrical-potential-difference vector (V_0 and V_7). (4) From a formula and (5) types, if the persistence time of these two electrical-potential-difference vectors V_4 and V_6 and two zero electrical-potential-difference vectors V_0 and V_7 is found, (6) types will be obtained.

$t_4 = T - k \sin(\pi/3 - \theta)$

$t_6 = T - k \sin(\theta)$ $t_0 + t_7 = T \{1 - k \sin(\pi/3 + \theta)\}$ (6)

[0043] Here, it is electrical-potential-difference command vector v^* . Although pulse width modulation in case a phase θ is in the range of $0 - \pi/3$ was explained, if two electrical-potential-difference vectors chosen whenever a phase θ changes every $[3/\pi]$ are changed, even if a phase θ is in the range of $\pi/3 - 2\pi$, it is controllable similarly. The alternating current output voltage of the three phase circuit by which Pulse Density Modulation was carried out by the above approach according to the electrical-potential-difference command vector can be obtained. Here, the amplitude and frequency of output voltage are electrical-potential-difference command vector v^* , respectively. It is clear that it is controllable according to the amplitude k and a frequency ω .

[0044] Below, the selection sequence of two electrical-potential-difference vectors and two zero electrical-potential-difference vectors is explained, referring to drawing 10. First, the arrow head shown in drawing 10 is met, and two electrical-potential-difference vectors and two zero electrical-potential-difference vectors are chosen. For example, electrical-potential-difference command vector v^* . When a phase θ is in the range of $0 - \pi/3$, two electrical-potential-difference vectors (V4 and V6) and two zero electrical-potential-difference vectors (V0 and V7) are chosen in order of $V0 \rightarrow V4 \rightarrow V6 \rightarrow V7 \rightarrow V6 \rightarrow V4 \rightarrow V0$ between the predetermined periods T.

[0045] And electrical-potential-difference command vector v^* . If a phase θ increases and it moves to the range of $\pi/3 - 2\pi/3$, two electrical-potential-difference vectors (V2 and V6) and two zero electrical-potential-difference vectors (V0 and V7) will be chosen in order of $V0 \rightarrow V2 \rightarrow V6 \rightarrow V7 \rightarrow V6 \rightarrow V2 \rightarrow V0$ between the predetermined periods T. When two electrical-potential-difference vectors and two zero electrical-potential-difference vectors are chosen in order of such selection, it is electrical-potential-difference command vector v^* . Even if a phase θ changes bordering on $\pi/3$, only by the electrical-potential-difference vectors V4 and V2 interchanging, the remaining electrical-potential-difference vectors and two zero electrical-potential-difference vectors do not change. And it is electrical-potential-difference command vector v^* so that drawing 10 may show. Near phase $\theta = \pi/3$, most of the persistence time of the electrical-potential-difference vectors V4 and V2 is zero.

[0046] Next, actuation of the gestalt 3 of operation is explained, referring to drawing 7. The electrical-potential-difference command signal generating means 44 is electrical-potential-difference command signal V^* . It outputs in the form of the vector of percent modulation k and a phase θ . Drawing 11 is a flow chart which shows the flow of the processing calculated inside a microcomputer 43, synchronizing with the clock signal outputted from the carrier signal generation means 45, the operation of the flow chart of this drawing is performed and a control signal required for Pulse-Density-Modulation control is outputted.

[0047] First, as a step ST 11-1, a microcomputer 43 inputs the electrical-potential-difference command vector of percent modulation k and a phase θ from the electrical-potential-difference command signal generating means 44, and inputs a clock from the carrier signal generation means 45. Continuously, it is electrical-potential-difference command vector v^* as a step ST 11-2. A phase θ is broken by 60 degrees and it is output voltage command vector v^* by the quotient. The judgment of in which $\pi/3$ section to exist is performed. And if the quotient is made into a section signal, a section signal takes six values (for example, value of 0-5) according to a phase θ , and corresponds to section [of drawing 10] (a) - (f), respectively.

[0048] Next, (7) types are calculated as a step ST 11-3 as the persistence time of two electrical-potential-difference vectors and two zero electrical-potential-difference vectors. Since the phase used at this time is reset whenever a section signal changes, it takes the value of $0 - \pi/3$.

$ta = T \{1 - k \cdot \sin(\pi/3 + \theta)\}$

$tb = T - k \cdot \sin(\pi/3 - \theta)$

$tc = T - k \cdot \sin \theta \dots (7)$

[0049] Next, at a step ST 11-4, the clock signal of the twice as many frequency which synchronized with falling of the carrier signal outputted from the carrier signal generation means 45 as this is counted. At a step ST 11-5, a multiplier b is read from the table which has prepared the number of counts of a clock signal beforehand as the address. The multiplier b stored in the table at this time is values, such as a sine wave, a triangular wave, and random.

[0050] next -- a step -- ST -- 11 -- six -- ***** -- U -- V -- W -- each -- a phase -- a control signal -- Sa -- Sa' -- Sb -- Sb' -- Sc -- Sc' -- the section -- a signal -- drawing 10 -- the section -- ((-- a --) -- f --) -- responding -- drawing 12 -- being shown -- a control signal -- an operation -- sequence -- following -- creating. And six control signals are outputted at the last step ST 11-7.

[0051] Furthermore, the six above-mentioned control signals Sa and Sa' which were outputted from the microcomputer 43 as drawing 13 was a case at the time of a multiplier $b = 0.5$ and it was shown in drawing, Comparators 37-42 compare the amplitude of Sb, and Sb', and Sc and Sc' and carrier signal 2a of periodic 2T outputted from the carrier signal generation means 45. When the above-mentioned control signal is larger than a carrier signal, High level is outputted, and when small, binary-signal Pa of Low level, Pa', Pb and Pb', and Pc and Pc' are outputted.

[0052] Furthermore, the exclusive OR of above-mentioned binary-signal Pa, Pa', Pb and Pb', and Pc and Pc' is taken with the exclusive-OR means 34-36, and it considers as the binary signals Pu, Pv, and Pw of U, V, and W phase, respectively, and outputs to the switching signal generating means 33.

[0053] Here, the selection sequence and the persistence time of an electrical-potential-difference vector which should be chosen by the three above-mentioned binary signals Pu, Pv, and Pw are determined so that drawing 13 may show. That is, the electrical-potential-difference vector which chooses a binary signal whenever one of these signals changes, since level changes to 1 by a unit of 1 time from 0, respectively is changed between the predetermined periods T equivalent to the half period of carrier signal 2a. Moreover, the persistence time of the selected electrical-potential-difference vector turns into time amount after one side of the binary signal of two ***** changes to 1 from 0 until the signal of another side changes to 1 from 0.

[0054] Conventionally, although [a multiplier $b = 0.5$] it is fixed, in the gestalt 3 of this operation, this multiplier b is changed in time. And although the ON time amount of three binary signals Pu, Pv, and Pw (it is equivalent to phase voltage) will change if a multiplier b is changed so that it may understand from the timing chart of the phase voltage shown in drawing 14 , and line voltage, the ON time amount of two differences (it is equivalent to line voltage) of the above-mentioned binary signal does not change, but the location is changing.

[0055] Next, if the three above-mentioned binary signals Pu, Pv, and Pw input into the switching signal generating means 33, on-off-signal Pu-Pu', Pv-Pv', and Pw-Pw' will be outputted to the switching elements 24, 25, 27, 28, 30, and 31 in an inverter circuit 46 from this switching signal generating means 33. Here, since it is clear which switching element is made to turn on and off corresponding to an electrical-potential-difference vector, the switching signal generating means 33 can be easily constituted using a logical circuit. Therefore, explanation is omitted about the detailed circuitry and actuation of the switching signal generating means 33.

[0056] Next, according to these on-off signals, switching of switching elements 24, 25, 27, 28, 30, and 31 is performed, and it is electrical-potential-difference command vector v^* . The alternating voltage of the three phase circuit by which Pulse Density Modulation was responded and carried out is outputted from output terminals 26, 29, and 32.

[0057] Although the frequency of a carrier signal is not changed in the gestalt of each above-mentioned operation, it is the range which is gestalt 4. of operation and which does not produce problems, such as generation of heat and the operation time, and generating reduction of a magnetic sound can be more effectively performed by using the carrier signal of a variable frequency with which a frequency changes in time.

[0058] Moreover, in the gestalt of each above-mentioned operation, although either the on-timing of the switching element in the 1-round period of a carrier signal or off timing is changed in time The on-off timing of a switching element establishes a delay circuit in the system way which supplies the output of a switching element to a load, without making it change. Even if it changes the time delay of this delay circuit and changes the electric supply timing to the load in the 1-round period of a carrier signal, the same effectiveness as the gestalt of each above-mentioned operation is acquired.

[0059]

[Effect of the Invention] As mentioned above, the signal which is proportional to the ON time amount within the period of the carrier signal of a switching element according to this invention, The timing signal to which either the on-timing of the above-mentioned switching element or off-timing is changed in time for every term two or more rounds of the above-mentioned carrier signal is embraced. Since it constituted so that the switching signal which drives the above-mentioned switching element from a switching signal generating means might be outputted, it is suitable for hardware control and effective in reduction of generating of the magnetic sound resulting from harmonic content being easily realizable.

[0060] Since according to this invention it constituted so that a switching signal might be outputted from a switching signal generating means according to the size relation of the amplitude of the 1st and 2nd control signals and the above-mentioned carrier signal which were changed in time for every term two or more rounds of this carrier signal in the range which does not exceed the amplitude of a carrier signal, it is suitable for software control and effective in the ability to be able

• to reduce generating of the magnetic sound resulting from harmonic content.

[0061] Since according to this invention it constituted so that the switching signal which drives the switching element of each phase from the operating time for every electrical-potential-difference vector might be outputted from a switching signal generating means, it is suitable for software control of a three-phase-circuit inverter, and effective in the ability to reduce generating of the magnetic sound resulting from harmonic content.

[0062] Since according to this invention it constituted so that the carrier signal of a variable frequency with which a frequency changes in time might be used, it is effective in the effectiveness of being able to reduce more effectively generating of the point of changing the generating timing of the output voltage in the 1-round period of a carrier signal in time, and the magnetic sound which originates in harmonic content conjointly being acquired.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the control unit of the power converter by the gestalt 1 of implementation of this invention.

[Drawing 2] It is the explanatory view showing the wave of the comparator in the gestalt 1 of implementation of this invention of operation.

[Drawing 3] It is the explanatory view showing the wave of the switching signal generating means in the gestalt 1 of implementation of this invention of operation.

[Drawing 4] It is the block diagram showing the control unit of the power converter by the gestalt 2 of implementation of this invention.

[Drawing 5] It is a flow chart Fig. showing the contents of data processing of the microcomputer in the gestalt 2 of implementation of this invention.

[Drawing 6] It is the explanatory view showing the wave of the switching signal generating means in the gestalt 2 of implementation of this invention of operation.

[Drawing 7] It is the block diagram showing the control unit of the power converter by the gestalt 3 of implementation of this invention.

[Drawing 8] It is the explanatory view of the electrical-potential-difference vector in which the output of the inverter in the gestalt 3 of implementation of this invention is possible.

[Drawing 9] It is the explanatory view of the Pulse Density Modulation by the space electrical-potential-difference vector in the gestalt 3 of implementation of this invention.

[Drawing 10] It is the explanatory view of the selection sequence of the electrical-potential-difference vector in the gestalt 3 of implementation of this invention.

[Drawing 11] It is a flow chart Fig. showing the contents of data processing of the microcomputer in the gestalt 3 of implementation of this invention.

[Drawing 12] It is drawing explaining the operation sequence of the control signal in the gestalt 3 of implementation of this invention.

[Drawing 13] It is the explanatory view showing the creation approach of the signal inputted into the switching signal generating circuit in the gestalt 3 of implementation of this invention.

[Drawing 14] It is the explanatory view showing the switching signal at the time of changing the on-timing of the ON signal in the gestalt 3 of implementation of this invention.

[Drawing 15] It is the block diagram showing the control unit of the conventional power converter.

[Description of Notations]

3 A switching element, 11 electrical-potential-difference command signal generating means, 45 carrier signal-generation means, 46 inverter circuit. A switching signal generating means, 12 A comparator (ON time amount signal generation means), 13 A timing signal generating means, 14 An electrical-potential-difference command signal generating means, 15 A carrier signal generation means, 18 A microcomputer (control signal operation means), 33 A switching signal generating means, 43 A microcomputer (an electrical-potential-difference vector selection means, a field judging means, an operating-time decision means, operating-time change means), 44

[Translation done.]

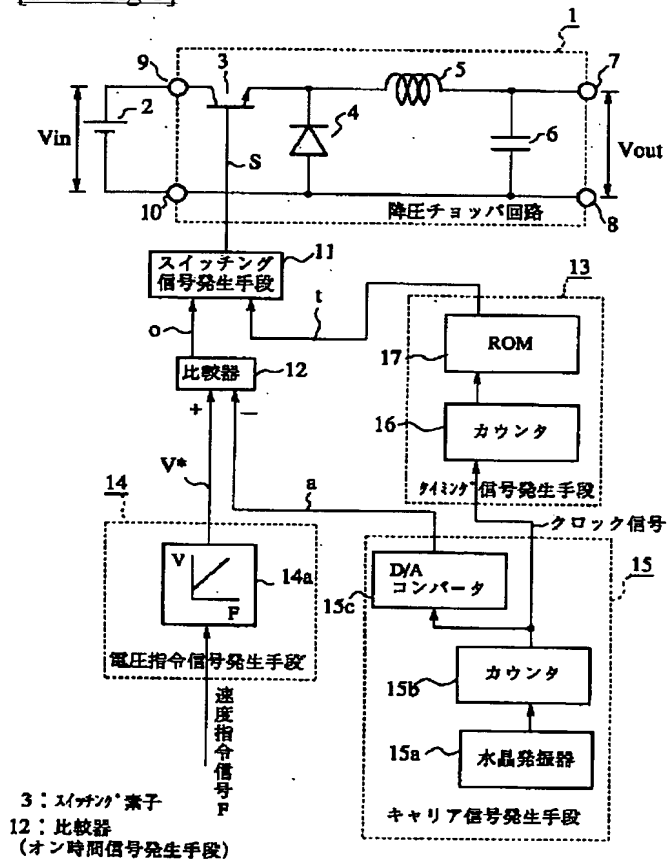
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

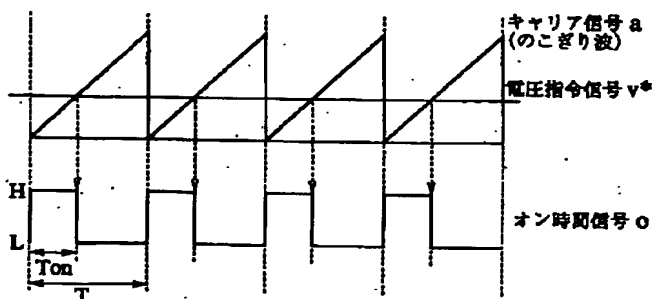
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

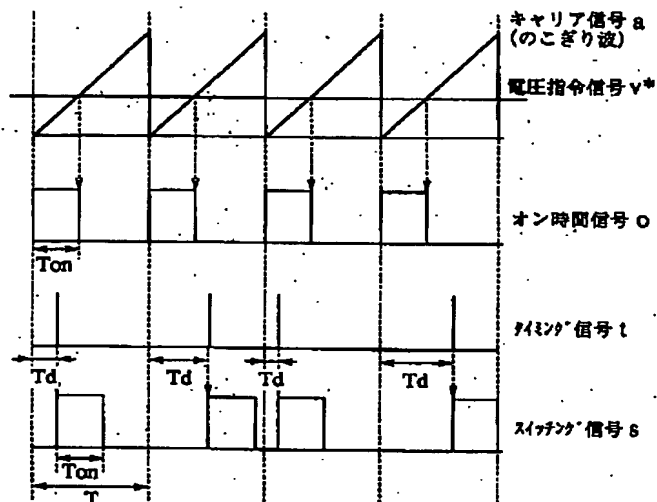
[Drawing 1]



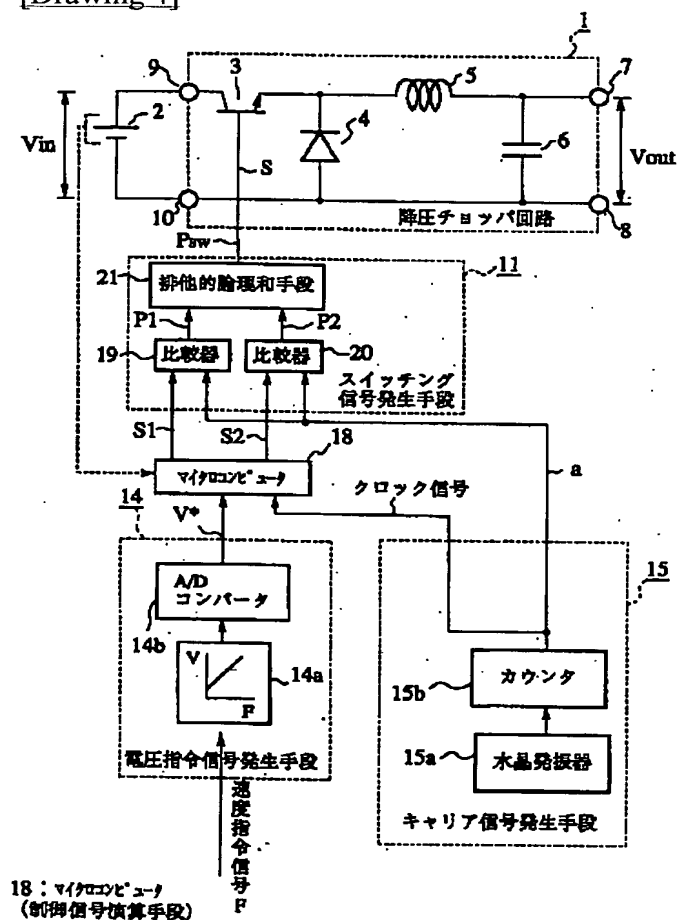
[Drawing 2]



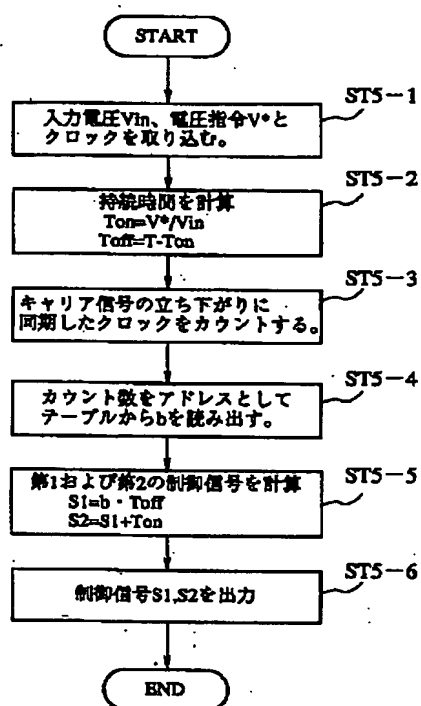
[Drawing 3]



[Drawing 4]

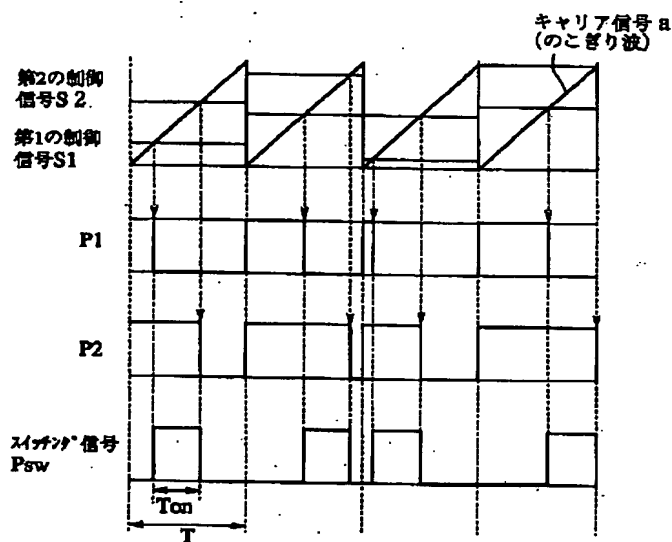


[Drawing 5]

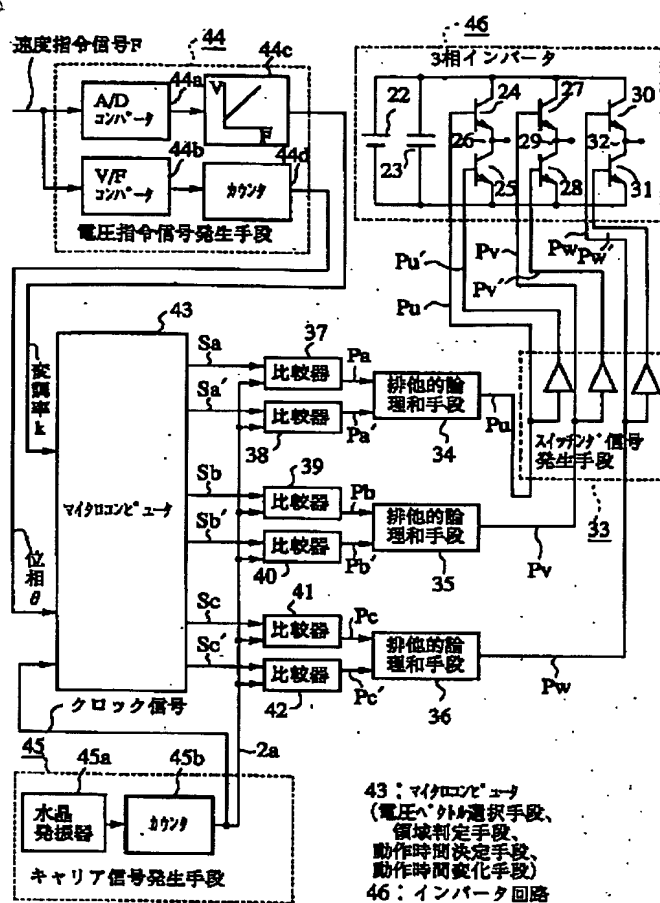


マイクロコンピュータの1キャリア周期の
演算フローチャート
(クロック信号に同期して上記演算を行う)

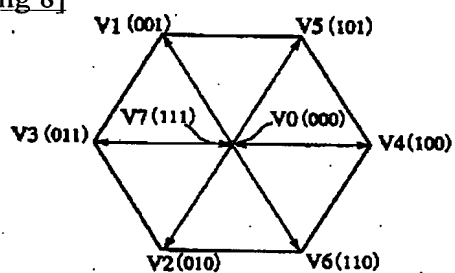
[Drawing 6]



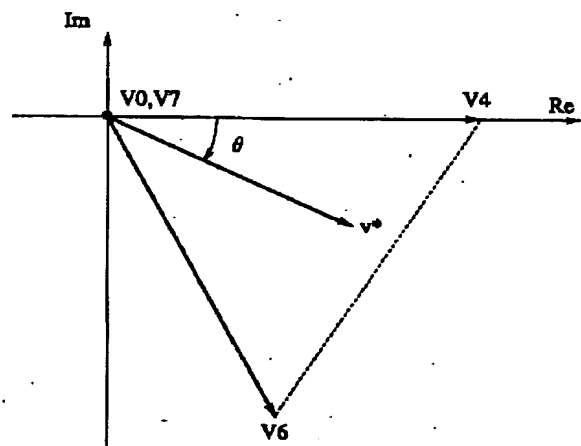
[Drawing 7]



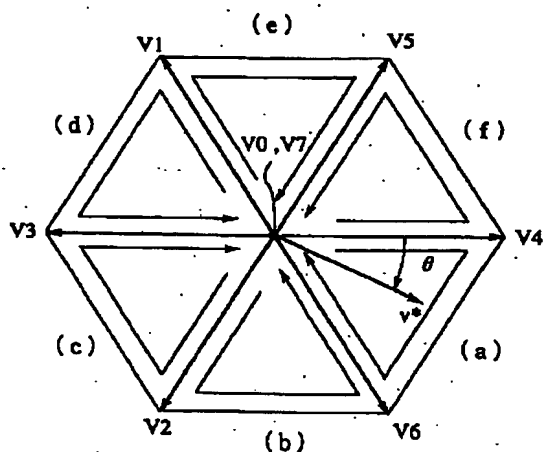
[Drawing 8]



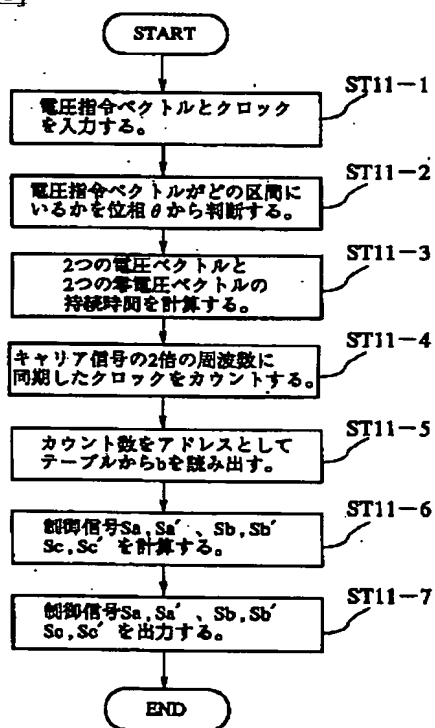
[Drawing 9]



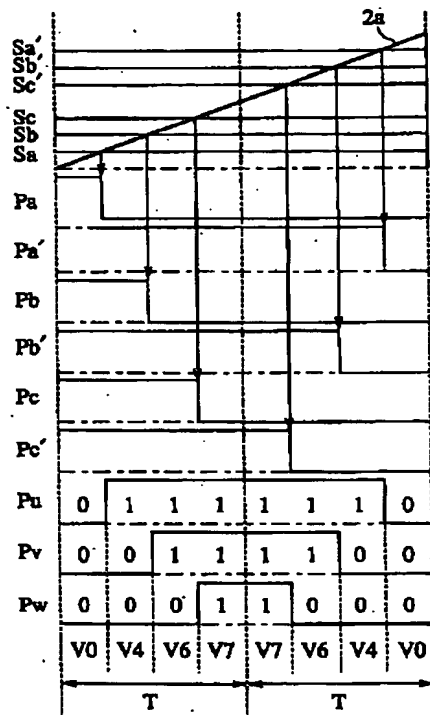
[Drawing 10]



[Drawing 11]



[Drawing 13]



[Drawing 12]

区画 制御信号	(a)	(b)	(c)	(d)	(e)	(f)
Sa	$b \times ta$	$Sb+tc$	$Sc+tc$	$Sb+tb$	$Sc+tb$	$b \times ta$
Sb	$Sa+tb$	$b \times ta$	$b \times ta$	$Sc+tc$	$Sa+tc$	$Sc+tb$
Sc	$Sb+tc$	$Sa+tb$	$Sb+tb$	$b \times ta$	$b \times ta$	$Sa+tc$
Sa'	$2T - Sa$					
Sb'	$2T - Sb$					
Sc'	$2T - Sc$					

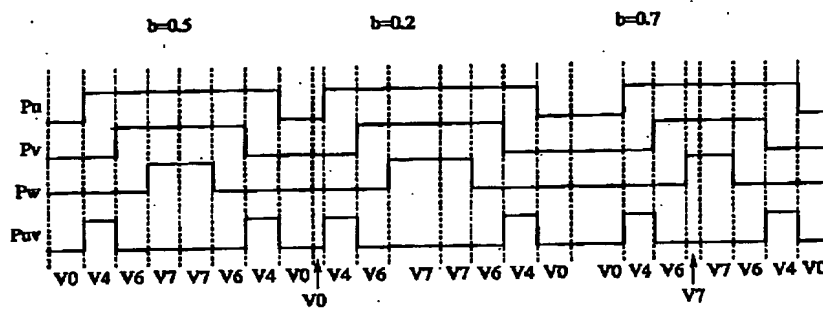
ただし

$$ta = \{1 - k \times \sin(\theta + \pi/3)\} T$$

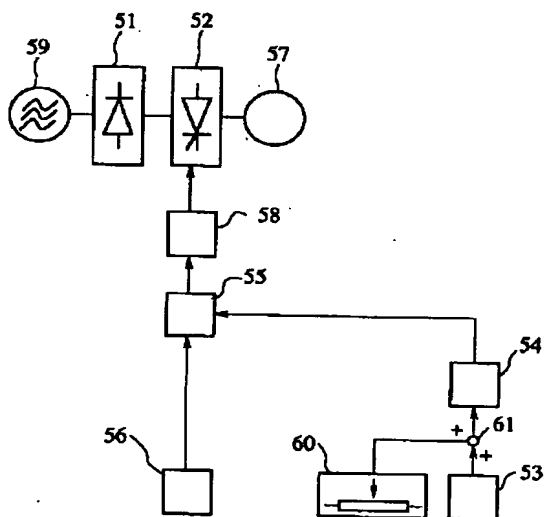
$$tb = \{k \times \sin(\pi/3 - \theta)\} T$$

$$tc = \{k \times \sin \theta\} T$$

[Drawing 14]



[Drawing 15]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.